

Řízení zkušebního zařízení pro mechanické zatěžování materiálů pro opravu komunikací

Control of equipment for mechanical endurance testing of materials for reparation of roadways

Bc. Tomáš Hrubý

Diplomová práce
2010



Univerzita Tomáše Bati ve Zlíně
Fakulta aplikované informatiky

Univerzita Tomáše Bati ve Zlíně
Fakulta aplikované informatiky
akademický rok: 2009/2010

ZADÁNÍ DIPLOMOVÉ PRÁCE

(PROJEKTU, UMĚLECKÉHO DÍLA, UMĚLECKÉHO VÝKONU)

Jméno a příjmení: **Bc. Tomáš HRUBÝ**
Studijní program: **N 3902 Inženýrská informatika**
Studijní obor: **Automatické řízení a informatika**

Téma práce: **Řízení zkušebního zařízení pro mechanické zatěžování materiálů pro opravu komunikací**

Zásady pro vypracování:

1. Vytvořte řídicí aplikaci zkoušky asfaltových zálevk.
2. HW řešení aplikace vyřešte pomocí FPGA karty.
3. Realizujte v prostředí LabView 8.2.
4. Realizujte na principu generování řídicích pulsů pro krokový motor za současného snímání tlakové nebo tahové síly.
5. Uvažujte různé režimy průběhů(cykly) řízení podle síly nebo podle deformace.
6. Vytvořte uživatelské rozhraní aplikace s možností archivace dat a grafického záznamu průběhu.

Rozsah práce:

Rozsah příloh:

Forma zpracování diplomové práce: **tištěná/elektronická**

Seznam odborné literatury:

1. VLACH, Jaroslav, HAVLÍČEK, Josef, VLACH, Martin. Začínáme s LABVIEW. Praha : BEN – technická literatura, 2008. 248 s. ISBN 978-80-7300-245-9.
2. BALÁTĚ, Jaroslav. Automatické řízení. 2. aktualiz. vyd. Praha : BEN – technická literatura, 2004. 664 s. ISBN 80-7300-148-9.
3. LabVIEW :FPGA Interface User Guide. Austin: National Instruments Corporation, 2004. 5 s.
4. LabVIEW :FPGA Module User Manual. Austin: National Instruments Corporation, 2004. 62 s.
5. LabVIEW :Real-Time Module User Manual. Austin: National Instruments Corporation, 2004. 97 s.

Vedoucí diplomové práce: **doc. Ing. Marek Kubalčík, Ph.D.**
Ústav řízení procesů

Datum zadání diplomové práce: **19. února 2010**

Termín odevzdání diplomové práce: **8. června 2010**

Konzultant: **Mgr. Roman Dlabaja**

Ve Zlíně dne 19. února 2010



prof. Ing. Vladimír Vašek, CSc.
děkan



prof. Ing. Vladimír Vašek, CSc.
ředitel ústavu

ABSTRAKT

Cílem diplomové práce bylo vytvořit aplikaci ve vývojovém prostředí LabVIEW pro test asfaltových zálivek dilatačních spár používaných v dopravních stavbách při napojení mostní konstrukce s pozemní komunikací. Program měl umožňovat dvě zkoušky. V prvním testu se asfaltová zálivka namáhá při konstantní tlakové nebo tahové síle a sleduje se deformace. Ve druhém testu se do dosažení dané deformace sleduje průběh síly. Důraz je kladen také na archivaci dat k dalšímu zpracování a následné analýze. Soustava krokového motoru s řídicí jednotkou a snímačem tlaku je připojena k PC přes FPGA kartu pomocí Real Time aplikace.

Klíčová slova: LabVIEW, asfaltová zálivka, FPGA, Real Time

ABSTRACT

Goal of diploma work was create application in developmental environment LabVIEW for test compound dilatation joint used in the traffic constructions at inosculation bridge structure. Application has possible two tests. At first test compound subject to constant compressive or tension power and traces deformation. In second test to the achievement given to deformation traces process force. Emphasis is laying too on archiving of dates to the next processing and resulting analysis. System stepping motor with control unit plus sensor pressure is connected to PC over FPGA card by the help of Real Time application.

Keywords: LabVIEW, compound, FPGA, Real Time

Tímto bych chtěl poděkovat vedoucímu mé diplomové práce panu Doc. Ing. Markovi Kubalčíkovi Ph. D. za odborné vedení, rady, připomínky a hlavně trpělivost. To vše mi poskytl během vedení mé diplomové práce. Také bych rád poděkoval panu Mgr. Romanovi Dlabajovi Ph.D. z firmy ITC Zlín a.s. za cenné rady z praxe a pomoc při programování v LabVIEW.

Motto

Zatímco ztrácíme svůj čas váháním a odkládáním, život utíká.

Seneca

Prohlašuji, že

- beru na vědomí, že odevzdáním diplomové/bakalářské práce souhlasím se zveřejněním své práce podle zákona č. 111/1998 Sb. o vysokých školách a o změně a doplnění dalších zákonů (zákon o vysokých školách), ve znění pozdějších právních předpisů, bez ohledu na výsledek obhajoby;
- beru na vědomí, že diplomová/bakalářská práce bude uložena v elektronické podobě v univerzitním informačním systému dostupná k prezenčnímu nahlédnutí, že jeden výtisk diplomové/bakalářské práce bude uložen v příruční knihovně Fakulty aplikované informatiky Univerzity Tomáše Bati ve Zlíně a jeden výtisk bude uložen u vedoucího práce;
- byl/a jsem seznámen/a s tím, že na moji diplomovou/bakalářskou práci se plně vztahuje zákon č. 121/2000 Sb. o právu autorském, o právech souvisejících s právem autorským a o změně některých zákonů (autorský zákon) ve znění pozdějších právních předpisů, zejm. § 35 odst. 3;
- beru na vědomí, že podle § 60 odst. 1 autorského zákona má UTB ve Zlíně právo na uzavření licenční smlouvy o užití školního díla v rozsahu § 12 odst. 4 autorského zákona;
- beru na vědomí, že podle § 60 odst. 2 a 3 autorského zákona mohu užít své dílo – diplomovou/bakalářskou práci nebo poskytnout licenci k jejímu využití jen s předchozím písemným souhlasem Univerzity Tomáše Bati ve Zlíně, která je oprávněna v takovém případě ode mne požadovat přiměřený příspěvek na úhradu nákladů, které byly Univerzitou Tomáše Bati ve Zlíně na vytvoření díla vynaloženy (až do jejich skutečné výše);
- beru na vědomí, že pokud bylo k vypracování diplomové/bakalářské práce využito softwaru poskytnutého Univerzitou Tomáše Bati ve Zlíně nebo jinými subjekty pouze ke studijním a výzkumným účelům (tedy pouze k nekomerčnímu využití), nelze výsledky diplomové/bakalářské práce využít ke komerčním účelům;
- beru na vědomí, že pokud je výstupem diplomové/bakalářské práce jakýkoliv softwarový produkt, považují se za součást práce rovněž i zdrojové kódy, popř. soubory, ze kterých se projekt skládá. Neodevzdání této součásti může být důvodem k neobhájení práce.

Prohlašuji,

- že jsem na diplomové práci pracoval samostatně a použitou literaturu jsem citoval. V případě publikace výsledků budu uveden jako spoluautor.
- že odevzdaná verze diplomové práce a verze elektronická nahraná do IS/STAG jsou totožné.

Ve Zlíně

.....
podpis diplomanta

OBSAH

ÚVOD	10
I TEORETICKÁ ČÁST	11
1 POPIS ZKUŠEBNÍ SESTAVY	12
1.1 KROKOVÝ MOTOR	13
1.1.1 Obecný popis	13
1.1.2 Technické údaje.....	14
1.1.3 Charakteristiky krokového motoru.....	15
1.2 OVLADAČ KROKOVÉHO MOTORU.....	16
1.2.1 Základní vlastnosti	16
1.2.2 Vstupní a výstupní logické signály.....	17
1.2.3 Výkonné vstupy a výstupy.....	19
1.2.4 Hlavní nastavení podle návodu výrobce	19
1.2.5 LED indikace stavu	20
1.2.6 Schéma připojení ovladače.....	21
1.2.7 Regulovatelný zdroj MDR-60.....	22
1.3 SNÍMAČ SÍLY	23
1.4 REDUKCE NI SCB-68.....	24
1.5 KABEL SHC68-68 RMIO.....	26
1.6 NI PCI-7831R.....	28
1.6.1 Obecný popis	28
1.6.2 Vlastnosti karty	29
1.7 REAL-TIME PC	31
1.8 HOST PC	34
1.9 VZOREK – ASFALTOVÁ ZÁLIVKA.....	35
2 PROSTŘEDÍ LABVIEW	36
2.1 POJEM LABVIEW	36
2.2 PO SPUŠTĚNÍ LABVIEW	37
2.3 UŽIVATELSKÉ PROSTŘEDÍ.....	39
2.4 ČELNÍ PANEL (FRONT PANEL).....	39
2.5 BLOKOVÝ DIAGRAM (BLOCK DIAGRAM)	40
2.6 PALETY NÁSTROJŮ	42
2.6.1 Paleta nástrojů (Tools)	42
2.6.2 Paleta ovládacích a zobrazovacích prvků (Controls)	43
2.6.3 Paleta Functions	44

2.7	CONTEXT HELP	45
2.8	DATOVÉ TYPY	46
2.9	PROGRAMOVÉ STRUKTURY	48
2.9.1	Cyklus While	48
2.9.2	Cyklus For	48
2.9.3	Posuvný registr	49
2.9.4	Větvení Case	49
2.9.5	Sequence	50
2.10	GRAFICKÉ ZOBRAZOVAČE	50
2.11	TOK DAT V PROGRAMU	51
2.12	DAQ	52
	SEZNAM POUŽITÉ LITERATURY	54
	SEZNAM POUŽITÝCH SYMBOLŮ A ZKRATEK	55
	SEZNAM OBRÁZKŮ	56
	SEZNAM TABULEK	58

ÚVOD

Aby si člověk mohl ověřit, že produkty lidské činnosti splňují požadované funkce, vytváří různě důmyslné systémy pro měření, testování a zkoušení těchto produktů.

V České republice byl zřízen Úřad pro technickou normalizaci, metrologii a státní zkušebnictví (ÚNMZ) na základě zákona České národní rady č. 20/1993 Sb. o zabezpečení výkonu státní správy v oblasti technické normalizace, metrologie a státního zkušebnictví. Hlavním posláním ÚNMZ je zabezpečovat úkoly vyplývající ze zákonů ČR upravujících technickou normalizaci, metrologii a státní zkušebnictví a úkoly v oblasti technických předpisů a norem. Od roku 2009 zajišťuje také tvorbu a vydávání českých technických norem, podle kterých se řídí zkušební úřady [7].

V ČR existuje mnoho zkušebních úřadů a společností, které jsou ve většině případů zaměřeny na určitý obor produktů lidské činnosti. V konkrétním případě asfaltových zálivek jsou to společnosti zaměřené na zkoušení a ověřování stavebních materiálů.

U stavebních konstrukcí je důležité přesné vymezení požadavků na výrobek nebo konstrukci v provozních podmínkách a současně určit časové vymezení, po jakou dobu je požadováno tyto podmínky plnit. Spolehlivost u stavebních konstrukcí tvoří hlavně únosnost, použitelnost a trvanlivost.

Zkoušky jsou prováděny ve zkušební laboratoři nebo dokonce i na místě stavby. V případě asfaltové zálivky jsou připraveny vzorky v laboratoři.

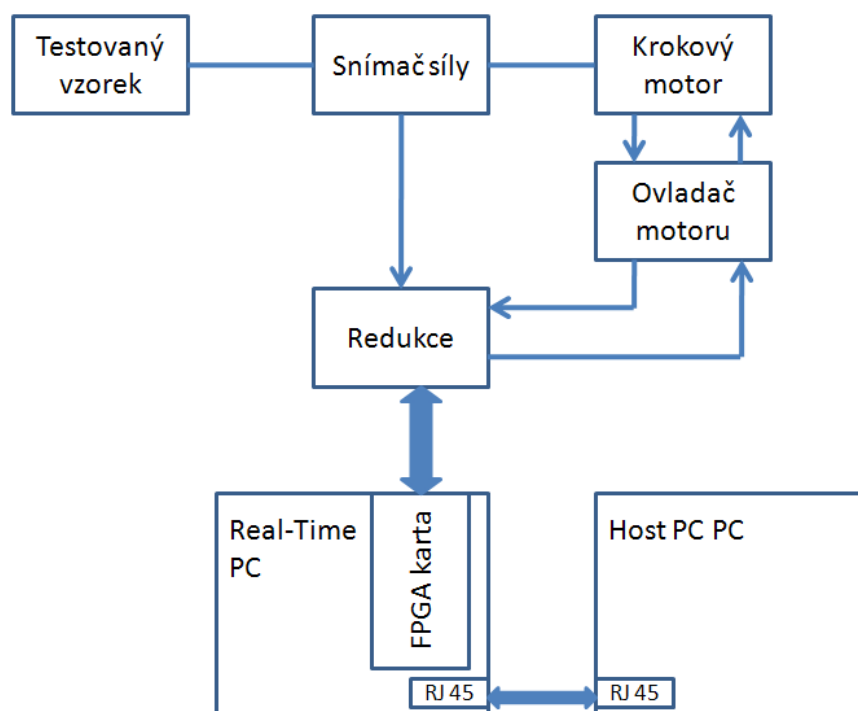
Hlavní náplní práce je vytvoření a popsání aplikace řízení zkoušky podle tlakové a tahové síly a deformace asfaltové zálivky. Popisuje vývojové prostředí LabVIEW, ve kterém je aplikace vytvořena, poté konkrétní aplikaci zkoušky asfaltové zálivky a jednotlivých částí cele zkušební sestavy.

I. TEORETICKÁ ČÁST

1 POPIS ZKUŠEBNÍ SESTAVY

Celá zkušební sestava se nachází v laboratoři a sestává se z těchto hlavních částí (Obr. 1):

- Krokový motor ZSE MEZ Z42VV141
- Ovladač krokového motoru, řada NDC
- Redukce NI SCB-68
- Kabel NI SHC68-68 RMIO
- Snímač síly
- Host PC
- Real-Time PC (karta FPGA)
- Vzorek – asfaltová zálivka

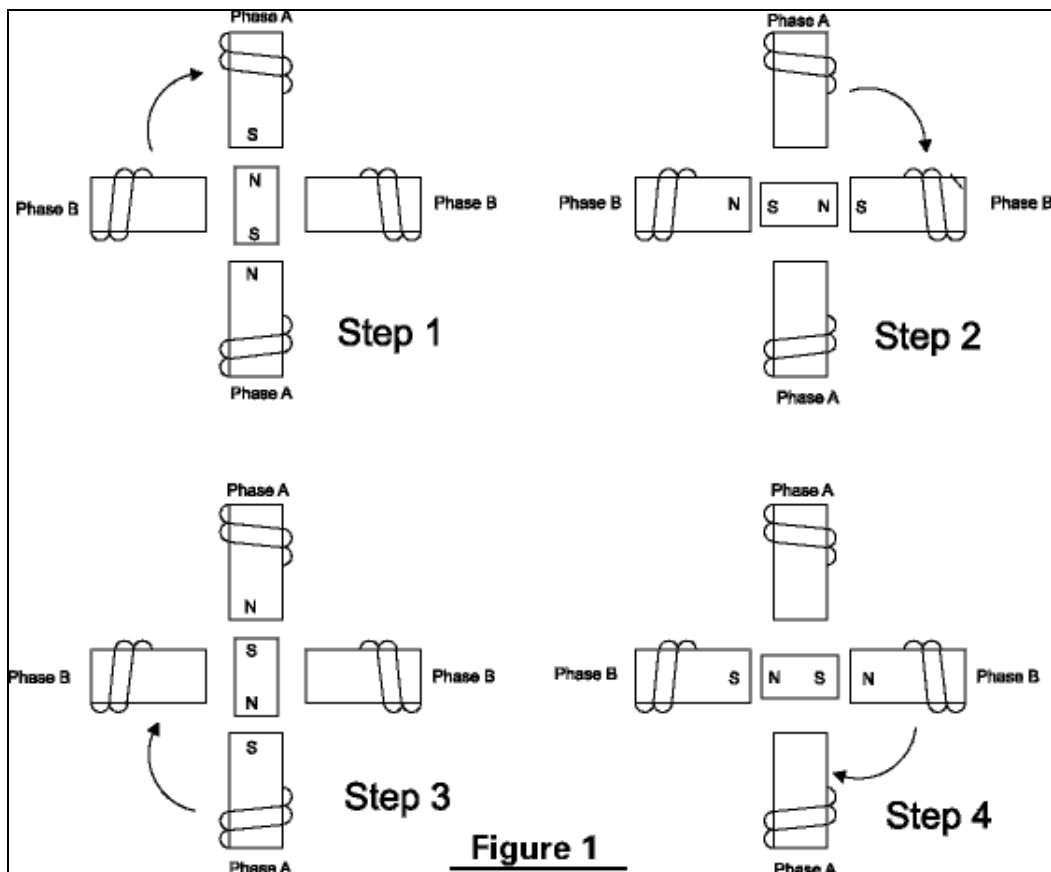


Obr. 1 Zkušební sestava

1.1 Krokový motor

1.1.1 Obecný popis

Jedná se o krokový motor s aktivním rotorem, kde rotor je zmagnetizován a natáčí se podle magnetické polarity pólů statoru (Obr. 2). Vinutí motoru je dvoufázové, čtyřpólové. V rotoru je uložen trvalý magnet a je uložen v kuličkových ložiskách. Ložiskové štíty jsou hliníkové a kostra ocelová. Provedení motoru je přírubové se dvěma volnými konci hřídele. Motor se připojuje k ovladači šesti volnými vývody. Technický život motoru je 5000 pracovních hodin [8]. Motor vyráběla na začátku 80. let firma ZSE MEZ Náchod, nyní se firma jmenuje ATAS elektromotory Náchod a.s.

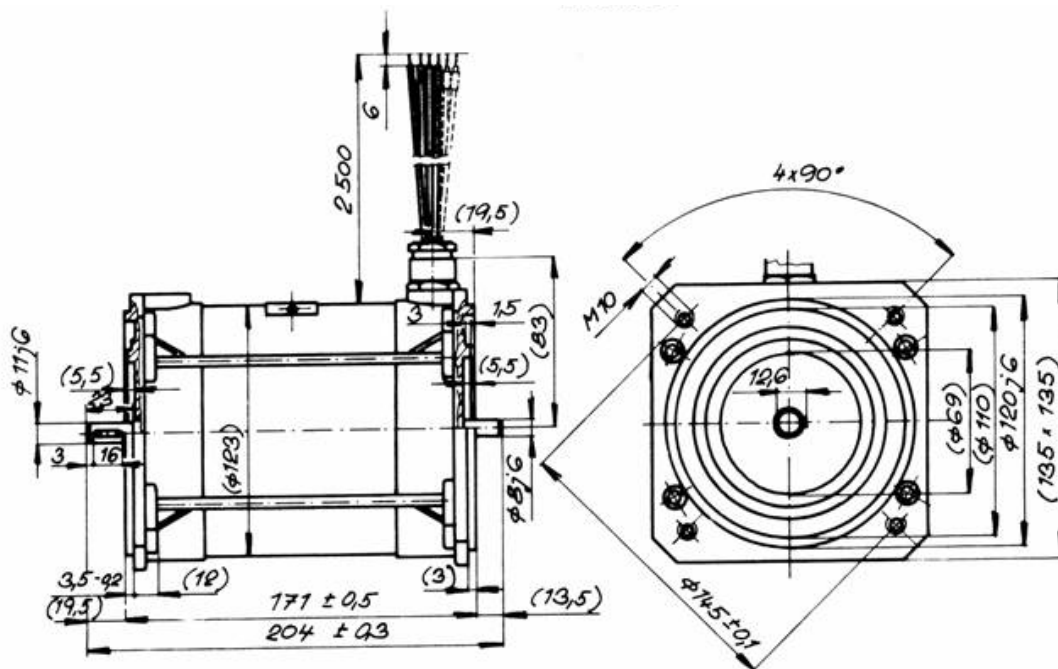


Obr. 2 Obecná funkce krokového motoru s aktivním rotorem

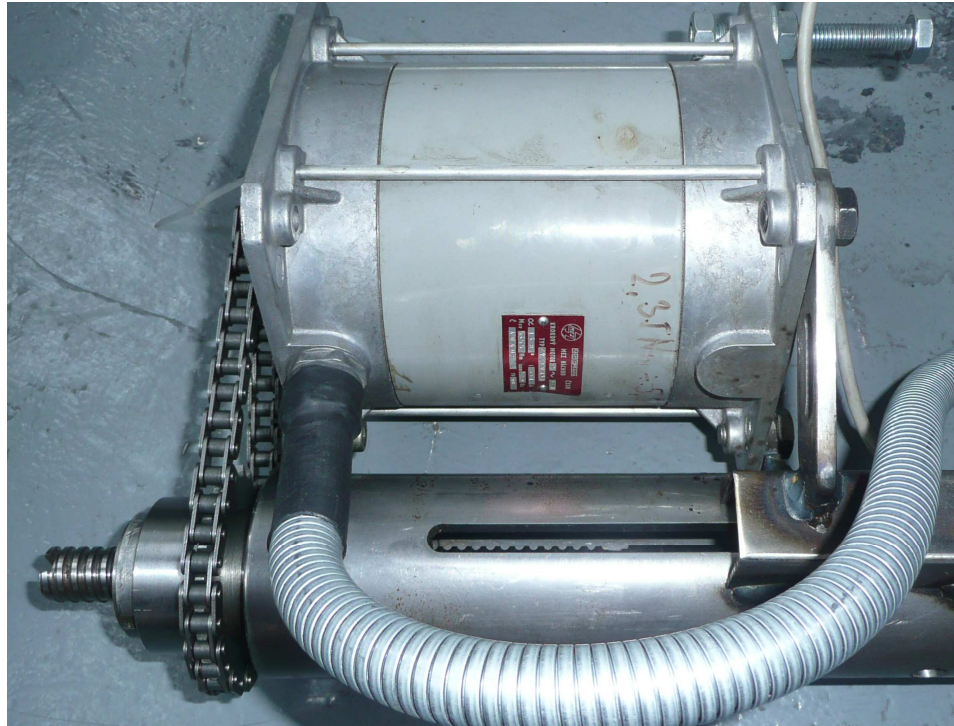
1.1.2 Technické údaje

Typ motoru		Z42VV141
Velikost kroku	[°]	1,8
Tolerance kroku	[°]	±0,1
Jmenovitý proud	[A]	7,1
Statický vazební moment	[N·m]	5,55
Nejvyšší provozní moment	[N·m]	4,0
při mezním provozním kmitočtu	[Hz]	150
Mezní provozní moment	[N·m]	0,76
při mezním provozním kmitočtu	[Hz]	5000
Nejvyšší rozběhový kmitočet	[Hz]	550
Činný odpor jedné fáze vinutí	[Ω]	0,36
Moment setrvačnosti rotoru	[kg·m ²]	11,3 · 10 ⁻⁴
Hmotnost	[kg]	7,85
Izolační třída		B
Krytí		IP40

Tab. 1 Technické údaje

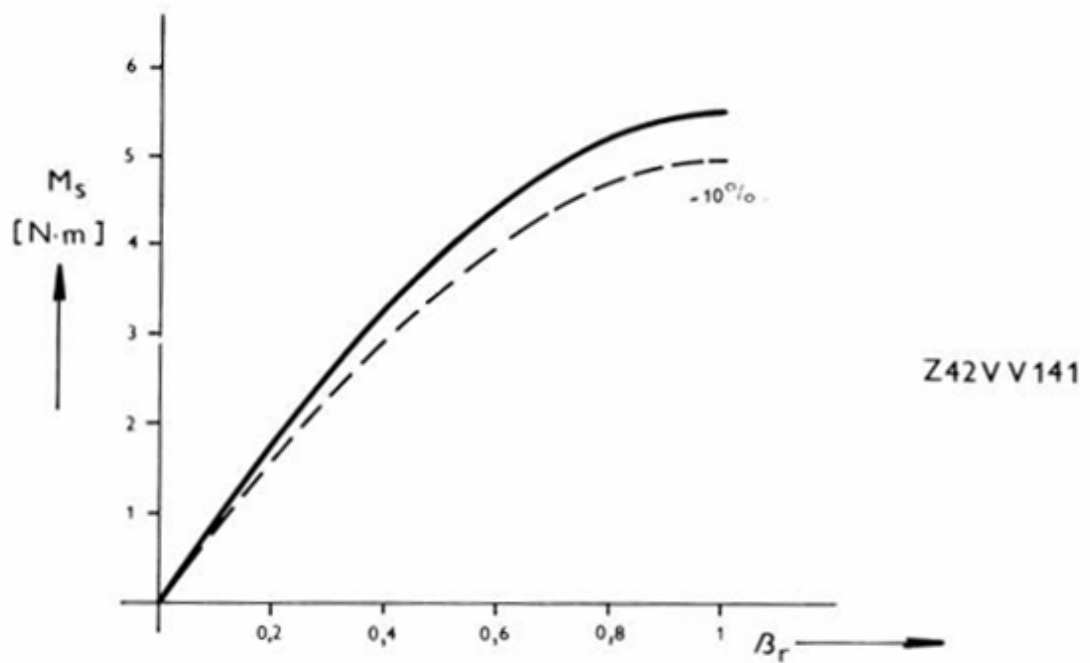


Obr. 3 Technický náčrtes motoru Z42VV141

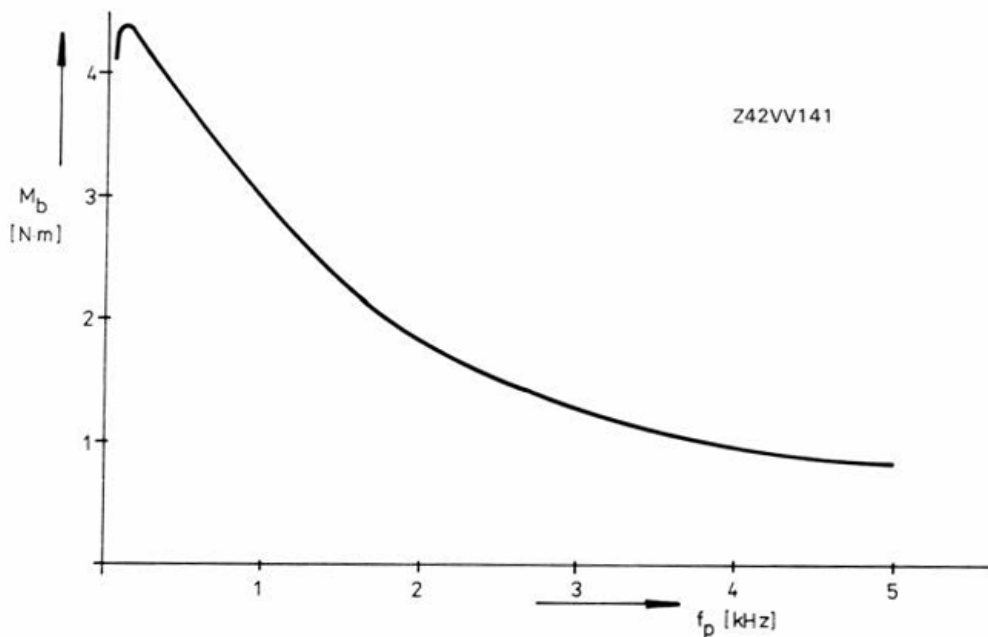


Obr. 4 Zapojení krokového motoru se šroubovicí

1.1.3 Charakteristiky krokového motoru



Obr. 5 Charakteristika statického momentu



Obr. 6 Provozní charakteristika

1.2 Ovladač krokového motoru

Ovladače řady NDC od firmy ENIKA.CZ spol. s r.o. jsou zkonstruovány pro řízení 2-fázových krokových motorů s úhlem kroku 1,8 stupně.

1.2.1 Základní vlastnosti

Typ	NDC 06.V
$V_{DC\ nom}$	24÷75 V
$I_{NP\ min}$	1,9 A
$I_{NP\ max}$	6 A
rozměry	93,5 x 101 x 25 mm
Pracovní teplota	Od +5 do +45 °C

Tab. 2 Základní vlastnosti

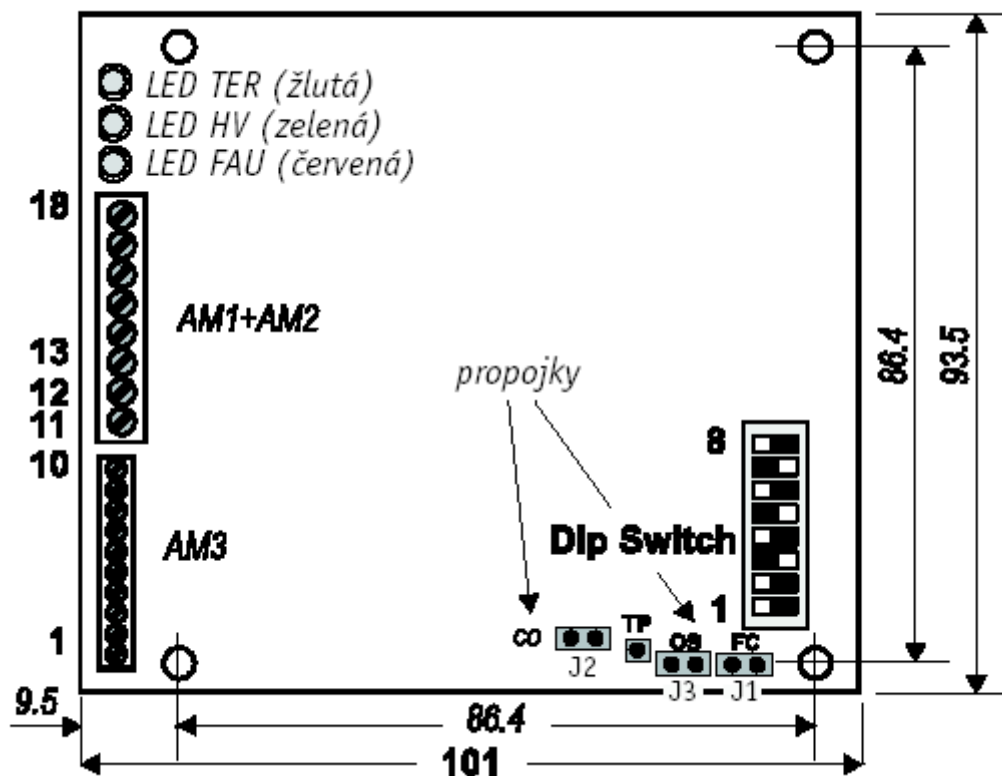
$V_{DC\ nom}$ Nominální hodnota napájecího napětí DC(rozsah) při které může ovladač pracovat bez stabilizovaného napájení

I_{NP} Nominální proud fáze (špičková hodnota), který teče v každém vinutí motoru, měřená při otáčení motoru malou rychlostí. Tento proud se vybírá ze čtyř hodnot pomocí přepínače DIP SWITCH.

$I_{NP \text{ min, max}}$ Minimální a maximální hodnota nominálního proudu fáze.

1.2.2 Vstupní a výstupní logické signály

Vstupní a výstupní logické signály jsou opticky izolované vzhledem k vnitřnímu napájení. Pro všechny vstupy a výstupy se dodržuje plusová a minusová svorka. Rozmístění všech vstupů a výstupů jsou zobrazeny na obrázku (Obr. 5). Pro logické vstupy a výstupy je určena 10 pólová šroubová svorkovnice s roztečí 2,54 mm s označením AM3.



Obr. 7 Rozměry a rozmístění součástek (svorkovnice, LED diody, přepínače a propojky) na desce plošných spojů

Číslo svorky (polarita)	Význam signálu
2(-); 3(+)	<p>Vypnutí proudu</p> <p>Když je signál ON, je ovladač aktivní. Pokud je signál OFF, je ovladač neaktivní a točivý moment krokového motoru je nulový. Ovšem s propojkou CO (Obr. 5) je ovladač vždy aktivní.</p>
4(-); 5(+)	<p>Směr</p> <p>Když je signál ON, bude otáčení motoru opačné, než bylo se vstupem OFF. Tento signál bude platný nastane-li 100 μs před signálem Krok a zůstane v tomto stavu ještě min. 100 μs po posledním signálu Krok.</p>
6(-); 7(+)	<p>Krok</p> <p>Krok nastane při přechodu signálu ON-OFF. Pracovní cyklus 50%. Max frekvence 60 kHz s obdelníkovým průběhem ze zdroje o napětí od 3,5 V do 13 V. Perioda musí být delší než 8 μs.</p>
8(-); 9(+)	<p>Chyba</p> <p>Při sepnutém výstupu pracuje ovladač normálně, při rozepnutém je nefunkční.</p>
1; 10	<p>Vnitřní zem</p> <p>Použití pro stínění kabelů logických signálů. Jsou spojeny s jedním pólem napájecího napětí a jsou galvanicky izolované od log. Vstupů a výstupů</p>

Tab. 3 Zapojení vstupních a výstupních logických signálů, svorkovnice AM3

1.2.3 Výkonné vstupy a výstupy

Výkonné vstupy a výstupy jsou na ovladači krokového motoru uvedeny jako svorkovnice AM1 a AM2. Jedná se o šroubové svorkovnice s roztečí 3,81 mm s 8 póly (Obr. 6). V tabulce (Tab. 4) je uvedeno zapojení výkonných vstupů a výstupů [9].

Číslo svorky	Svorkovnice	Popis vstupů a výstupů
11	AM2	Kladný pól napájecího zdroje (+VDC nom)
12	AM2	Záporný pól napájecího zdroje (-VDC nom)
13	AM1	Ground; spojit s ochranným vodičem (PE)
14	AM1	Vinutí motoru B-
15	AM1	Vinutí motoru B
16	AM1	Vinutí motoru A-
17	AM1	Vinutí motoru A
18	AM1	Stínění kabelu k motoru

Tab. 4 Zapojení výkonných vstupů a výstupů

1.2.4 Hlavní nastavení podle návodu výrobce

Nastavení se provádí podle návodu (Tab.5) přepínači a propojkami (Obr. 6). Hlavním důvodem nastavení je správný chod krokového motoru podle jeho typu a pracovních podmínek. V tabulce je nastavení pro typ krokového motoru ZSE MEZ Z42VV141 podbarveno žlutou barvou.

Jmenovitý proud INP (dip 1, 2, 3)			
dip 1	dip 2	dip3	NDC 06.A
ON	ON	ON	1,9 A
ON	ON	OFF	2,3 A
ON	OFF	ON	2,7 A
ON	OFF	OFF	3,1 A
OFF	ON	ON	3,6 A
OFF	ON	OFF	4,3 A
OFF	OFF	ON	5,1 A
OFF	OFF	OFF	6,0 A
Propojka		Význam propojení	
FC (J1)	ON	automatická redukce proudu vyřazena	
FC (J1)	OFF	automatická redukce proudu aktivní	
CO (J2)	ON	ovladač aktivní	
CO (J2)	OFF	ovladač blokován	
OS (J3)	ON	funkce RUN, používá se vnitřní oscilátor	
OS (J3)	OFF	vnější řízení funkce Krok	
Tlumení (dip 4)			
ON	aktivní		
OFF	vyřazeno		
Druh činnosti - kroků na otáčku (dip 6, 7, 8)			
dip7	dip 8	dip 6 ON	dip 6 OFF
ON	ON	4000	3200
ON	OFF	2000	1600
OFF	ON	1000	800
OFF	OFF	500	400

Tab. 5 Možnosti nastavení přepínačů a propojek

Funkce tlumení zajišťuje snížení hluku při otáčení rotoru krokového motoru. Tento hluk způsobují vibrace typické pro krokové motory. Jak je vidět z tabulky, vibrace se snižují zvýšením počtu kroků na otáčku. Samozřejmě se musí brát v úvahu tzv. max. rozlišení motoru, tedy počet kroků/otáčku.

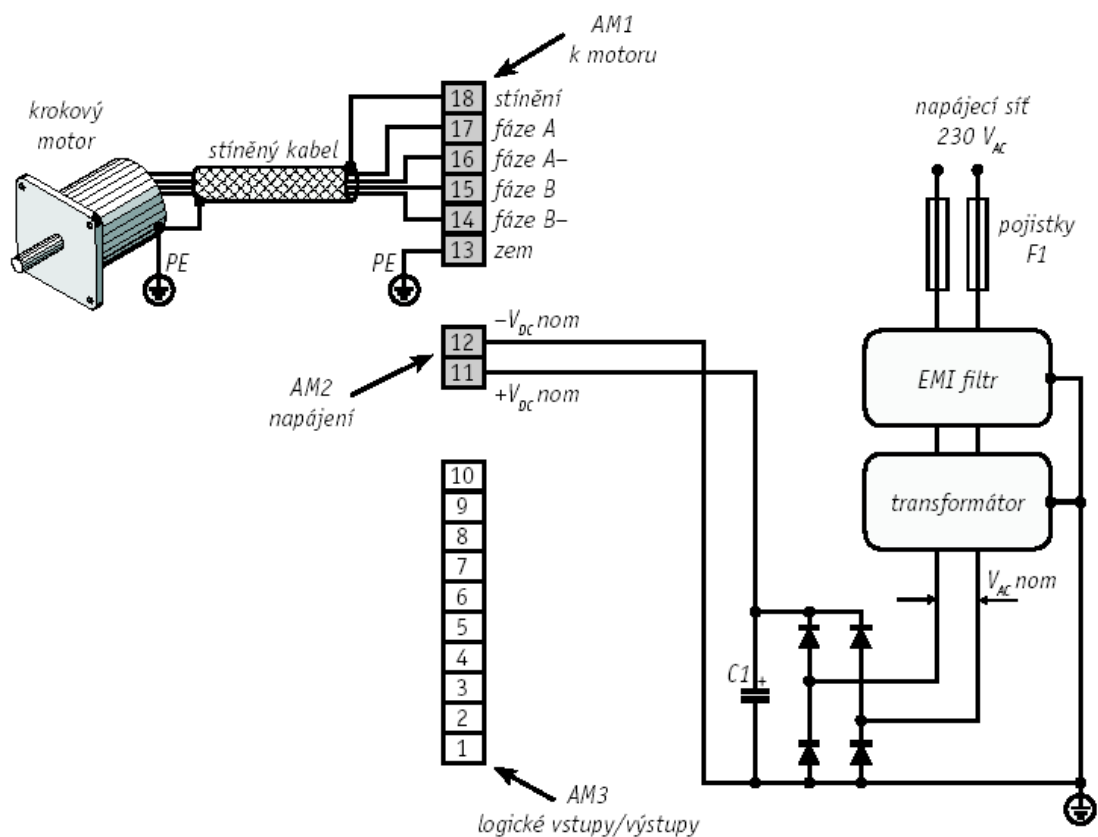
1.2.5 LED indikace stavu

Na ovladači se nachází mimo jiné LED diody ve třech barvách. Tyto LED indikují stav ovladače (Tab.6).

Barva LED	Stav	Význam
zelená	ON	Hodnota napájení je v pracovním rozsahu
	OFF	Napájení je mimo pracovní rozsah nebo chybí
červená	ON	Ovladač není funkční kvůli některé z chyb: a) Napětí max. nebo min. b) Zkrat na výstupu ovladače
	OFF	Ovladač je aktivní
	OFF	Ovladač je aktivní
žlutá	ON	Ovladač není funkční kvůli teplotní ochraně
	OFF	Ovladač je aktivní

Tab. 6 LED indikace stavu

1.2.6 Schéma připojení ovladače



Obr. 8 Schéma připojení ovladače

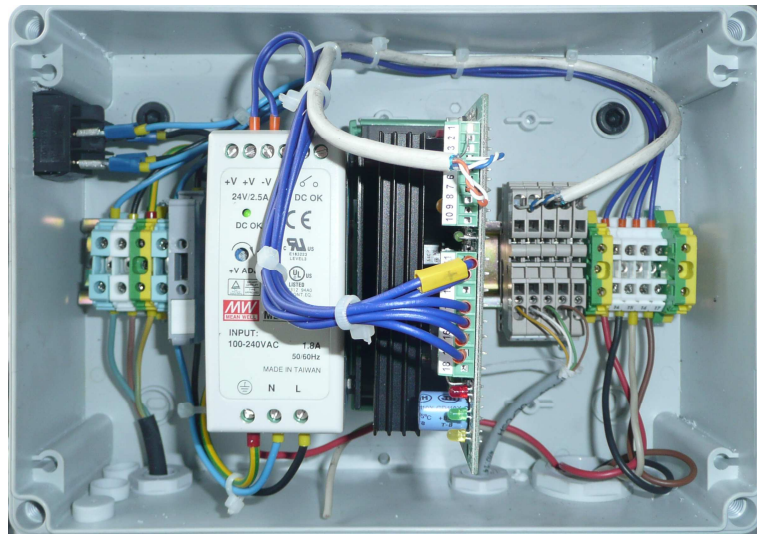
1.2.7 Regulovatelný zdroj MDR-60

Podle Obr. 8 je zapojen do svorkovnice AM2 regulovatelný zdroj pro průmyslovou automatiku MDR-60 od firmy Mean Well enterprise co ltd s těmito parametry [10]:

- uzavřená forma
- montáž na DIN lištu
- šroubové přípoje s ochranou před dotykem
- rozsah vstupního napětí od 85...264 V AC, 47...63 Hz a 120...370 V DC
- ochrana proti přetížení ohraničením proudu, auto recovery
- ochrana před zkratem
- 100% Burn-In-Test při plném zatížení
- zabudovaný odrušovací filtr, nízké zbytkové vlnění
- single output
- 1A vstupní jmenovitý proud při 230V
- 60A náběhový proud pro studený start s 230V
- rozsah provozní teploty: -20...+70°C
- ochrana proti přetížení: 105...160%
- ochrana proti přepjetí: 115...135%
- izolační napětí od vstupu do výstupu 3000 V AC
- izolační odpor od vstupu do výstupu 100 MΩ
- 50ms překlenutí výpadku sítě při 230V
- izolační třída II
- LED označení pro Power On



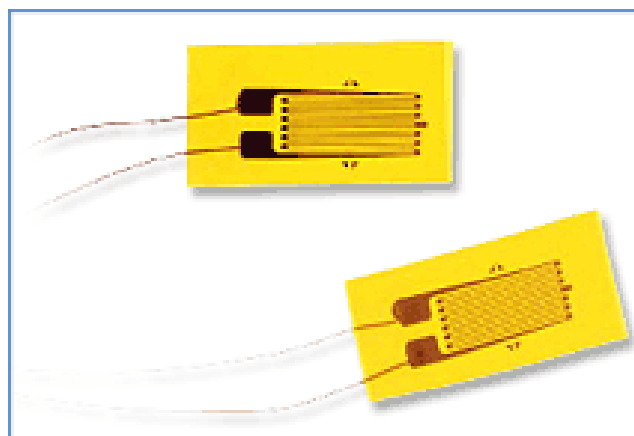
Obr. 9 Regulovatelný zdroj MDR-60



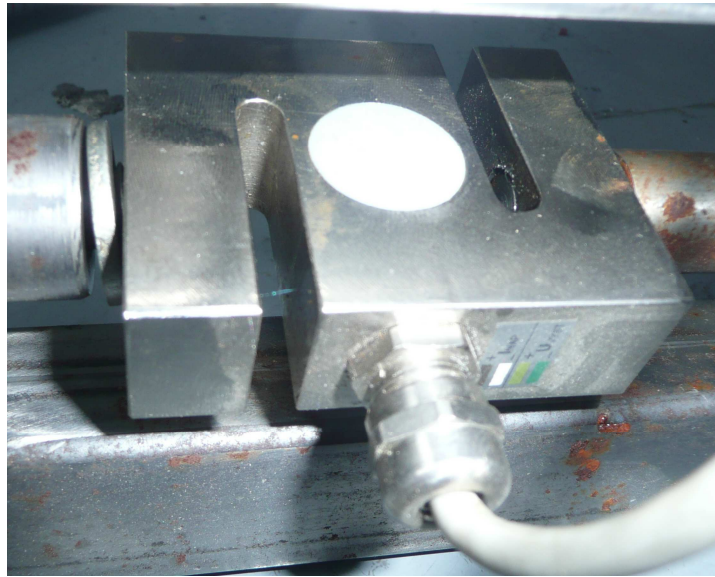
Obr. 10 Ovladač krokového motoru v zapojení
s regulovatelným zdrojem

1.3 Snímač síly

Ve zkušební sestavě byl použit snímač síly v tahu i tlaku S-článek se 4 tenzometry zapojenými do Wheatstoneova můstku a s otvory se závitem na obou stranách. Přesnost snímače je 0,03% z rozsahu měření. Rozsah měření je ± 5000 N. Výstup: $3 \text{ mV/V} \pm 0,0075 \text{ mV/V}$. Výstupní odpor: $350 \Omega \pm 5 \Omega$ [11].



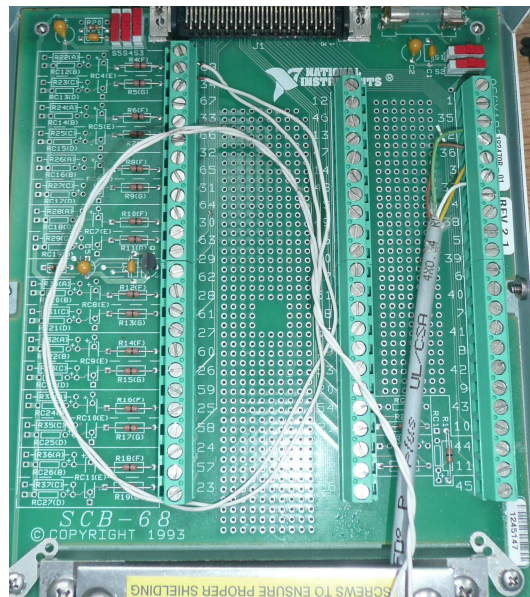
Obr. 11 Typické
fóliové nalepovací
tenzometry



Obr. 12 Snímač síly připevněný mezi krokovým motorem a měřeným vzorkem

1.4 Redukce NI SCB-68

Redukce SCB-68 je vlastně propojovací svorkovnice se 68 šroubovými svorkami pro snadné propojení mezi 68-PIN DAQ zařízením sběru dat (FPGA karta PCI-7831R.) a samotnými snímači s řízeným zařízením, v našem případě tenzometrem a krokovým motorem. Zapojení do redukce SCB-68 je vidět na Obr. 8 a bylo provedeno podle uživatelského manuálu [6]. Tištěný spoj se šroubovými svorkami je usazen v masivním plechovém boxu s možností uzavření víka (Obr. 9).

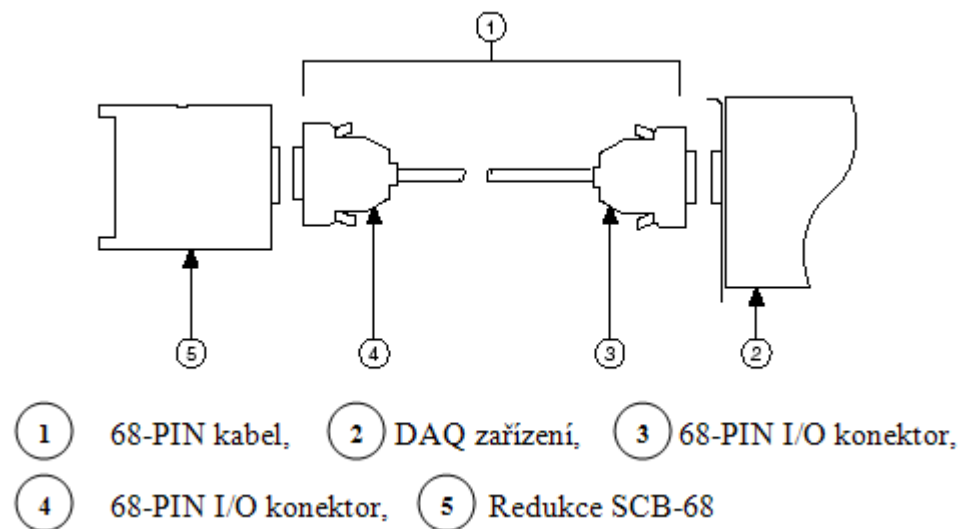


Obr. 13 Zapojení tenzometru a krokového motoru do redukce



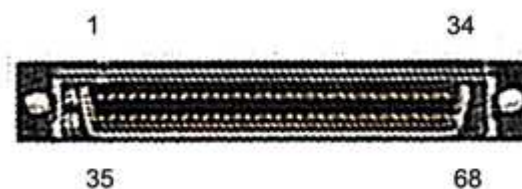
Obr. 14 Propojovací redukce SCB-68

1.5 Kabel SHC68-68 RMIO



Obr. 15 Schéma použití konektoru 68-PIN I/O

Obrázek Obr. 15 ukazuje použití 68-PIN kabelu pro propojení mezi Redukcí SCB-68 a DAQ 68-PIN zařízením sběru dat (NI PCI-7831R).

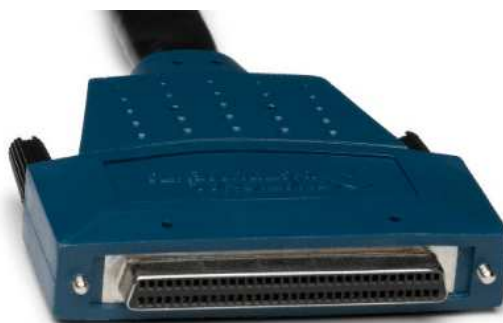


Obr. 16 Číslování pinů konektoru SCB-68

Výkonný stíněný kabel je určený ke konkrétním kartám sběru dat ze série R. Uvnitř vedení jsou jednotlivě stíněny analogové výstupy, analogové vstupy a digitální I/O.



Obr. 17 Kabel SHC68-68 RMIO



Obr. 18 Konektor pro zapojení do propojovací
redukce SCB-68



Obr. 19 Konektor pro zapojení do FPGA karty
PCI-7831R

1.6 NI PCI-7831R

1.6.1 Obecný popis

NI PCI-7831R (Obr. 14) je multifunkční karta určená k získávání (DAQ – Data Acquisition) a odesílání dat s programovatelným FPGA (Field Programmable Gate Array) polem [6]. Umisťuje se do slotu PCI v PC.

FPGA pole pracuje na základě naprogramovaného pole logických bloků (Obr. 21). K naprogramování se nejvíce používá programovací jazyk C, ale také určité modifikace, jako je grafické vývojové prostředí LabVIEW, kde se programuje v grafickém rozhraní pomocí umisťování ovládacích prvků, indikátorů, logických funkcí a dalších bloků do různých podmínkových smyček.



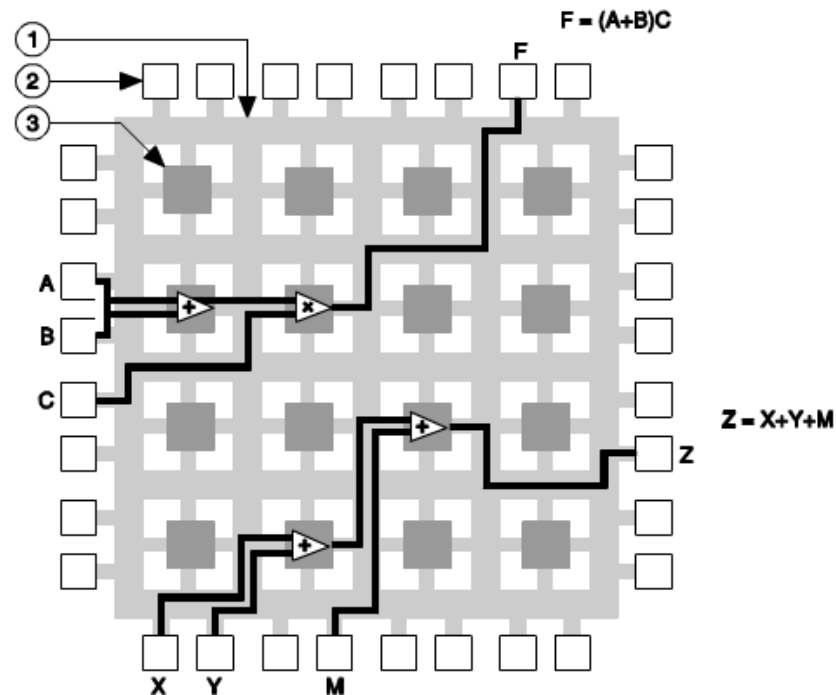
Obr. 20 FPGA karta NI PCI-7831R

Základní struktura FPGA je tvořena polem programovatelných logických bloků (na Obr. 21 č. 3). Ty se většinou dělí ještě na menší logické buňky. Logické buňky obsahují strukturu pro tvoření kombinačních funkcí a klopné obvody. Logický blok dovoluje vytvořit jen poměrně jednoduché funkce a k vytvoření složitějších je třeba tyto bloky propojit. K tomu je určena propojovací struktura (na Obr. 21 č. 1). Celé pole logických bloků s propojovací strukturou je obklopeno vstupně-výstupními bloky (na Obr. 21 č. 2), které jsou připojeny

k vývodům FPGA a jejich úkolem je propojení vnějších signálů se signály v poli logických bloků [12].

Najít optimální propojení logických bloků a maximální využití minimálního počtu logických buněk v FPGA je natolik složité, že se tomu používají různé vývojové programy, aplikace a hlavně prostředí jako je např. LabVIEW.

Kromě logických buněk, které jsou základními prvky, jsou v FPGA vytvořeny další struktury pro použití např. většího počtu hodinových signálů a další přídavné prvky. Aby tyto a mnohem větší množství nových vlastností obvodů FPGA mohl člověk využít, musí mít dostatek znalostí o nich. Je však jen těžko představitelné, že by někdo tyto znalosti obsáhl. K tomu je určeno mnoho návrhových systémů.



Obr. 21 Struktura FPGA

1.6.2 Vlastnosti karty

Karta PCI-7831R má tyto vlastnosti a obsahuje [6]:

- 8 analogových vstupů vzorkovacích frekvencí až 200 kHz, 16 bitové rozlišení ± 10 V

- 8 analogových výstupů vzorkovacích frekvencí až 1 MHz, 16 bitové rozlišení ± 10 V
- 96 možných digitálních vývodů nastavených jako vstupy, výstupy, čítače nebo jiné logiky
- Čip Virtex II 1M – FPGA (Obr. 22) programovatelný v prostředí LabVIEW



Obr. 22 Čip FPGA

- 3 vysokorychlostní komunikační DMA kanály
- Určená pro PCI sběrnici
- Operační systém FPGA, Real-Time, Windows
- Produktová řada R Serie
- 80 kB paměti
- Watchdog Timer
- Hodnota max. vstupu je 0 V, 5 V
- Hodnota max. výstupu je 0 V, 3,3 V

- Počet čítačů: 96
- Minimální šířka pulzu: 12,5 ns
- Logické úrovně: TTL, 2,5 V, 3,3 V, LVTTTL

Karta je osazena v tzv. Real-Time PC a komunikuje přes výše uvedený kabel SHC68-68 RMIO a propojovací redukci (svorkovnicí) SCB-68 s vnějšími signály od tenzometru a krokového motoru.

1.7 Real-Time PC

Požadavky LabVIEW na PC, co by cíl real-time aplikace a umístění FPGA karty jsou následující, avšak National Instruments jako výrobce systému LabVIEW nedoporučuje ze dvou důvodů používat PC jako real-time PC. První je ten, že jeden výrobce např. procesoru (CPU) nezaručuje stejné vlastnosti všech vyrobených CPU z jedné série a série další. Ve druhém případě se dlouho hledá nejlépe vyhovující HW vybavení.

Jedním z nejdůležitějších požadavků je, aby šlo vývojové prostředí LabVIEW na PC nainstalovat a aby bezvadně fungovalo. Dál pak musí na PC pracovat samozřejmě i LabVIEW Real-Time MODULE a Real-Time operační systém.

Minimální požadavky na HW jsou pro použití verze LabVIEW 8.2 tyto [6]:

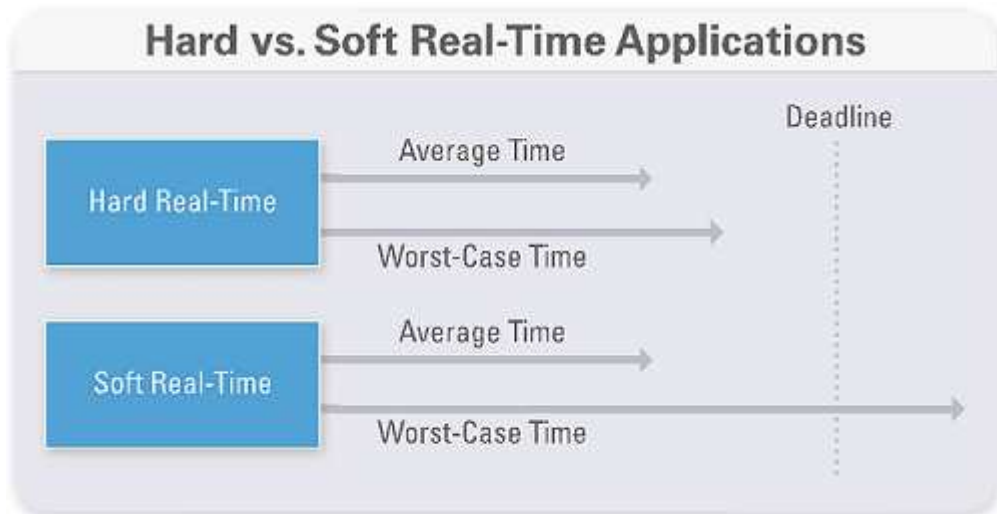
- Procesor
 - procesory Intel® Celeron®
 - Intel® Pentium® M
 - AMD Athlon™ 64
 - AMD Athlon™ XP
- Síťový chipset
 - Intel® 82550
 - Intel® 82540
- Pevný disk
 - Sběrnice Parallel ATA (IDE)

- Paměť RAM
 - Minimální velikost 2 GB
- Základní deska
 - Napětí 5 V a současně 3,3 V
- Formát souborového systému
 - FAT32

Pak je také možné si z internetových stránek společnosti National Instruments [6] uložit aplikaci k rozpoznání vhodnosti HW vybavení PC pro Real-Time PC. Počítač v laboratoři všechny tyto požadavky splňuje a je na něm nainstalováno potřebné programové vybavení.

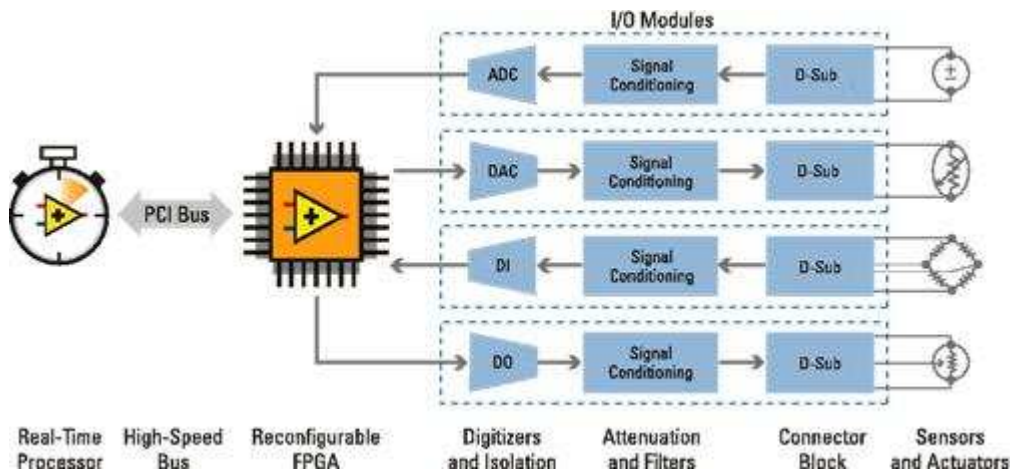
Real-Time systém zpracování dat vykonává programy se specifickými požadavky na časování, které jsou v určitých průmyslových a vědeckých aplikacích potřebné. Jediná nezbytná komponenta pro práci v systému v reálném čase je výše zmíněný Real-Time operační systém.

Pro mnoho vývojářů je neakceptovatelné pracovat ve standardním operačním systému, protože se zde nachází hodně rušivých vlivů, které by mohly brzdit výkon a neumožňovaly by chod programu bez přerušení. Jsou to např. různé aktualizace, spuštěný antivirový program a systémové procesy spuštěné na pozadí. Všechny tyto a více různých spouštějících se procesů a aplikací běží ve standardním operačním systému jako by najednou (multitasking). Ovšem v Real-Time operačních systémech běží většinou jednoduchý program s velmi přesným časováním. Real-Time aplikace se dělí na tzv. Hard Real-Time a Soft Real-time. Hard Real-Time aplikace je taková, v které je zapotřebí absolutně zamezit selhání řízeného systému, to aby nedošlo k vážným a často drahým poškozením (Obr. 23). Hard Real-Time aplikace se používají v průmyslu často. Naopak Soft Real-Time aplikace se používají např. v optických a video systémech, kde žádné poškození nehrozí [6].



Obr. 23 Rozdíl mezi Hard a Soft Real-Time aplikacemi

Ne všechny systémy jsou předurčené pracovat v reálném čase, ovšem pokud by jsme potřebovali zamezit velkému nebezpečí poškození zařízení nebo dokonce ohrožení lidského zdraví, pak potřebujeme Real-Time systémy s vysokou spolehlivostí a precizním časováním. Nesmíme zapomenout na Watchdog funkci hlídání zastavení běhu programu.



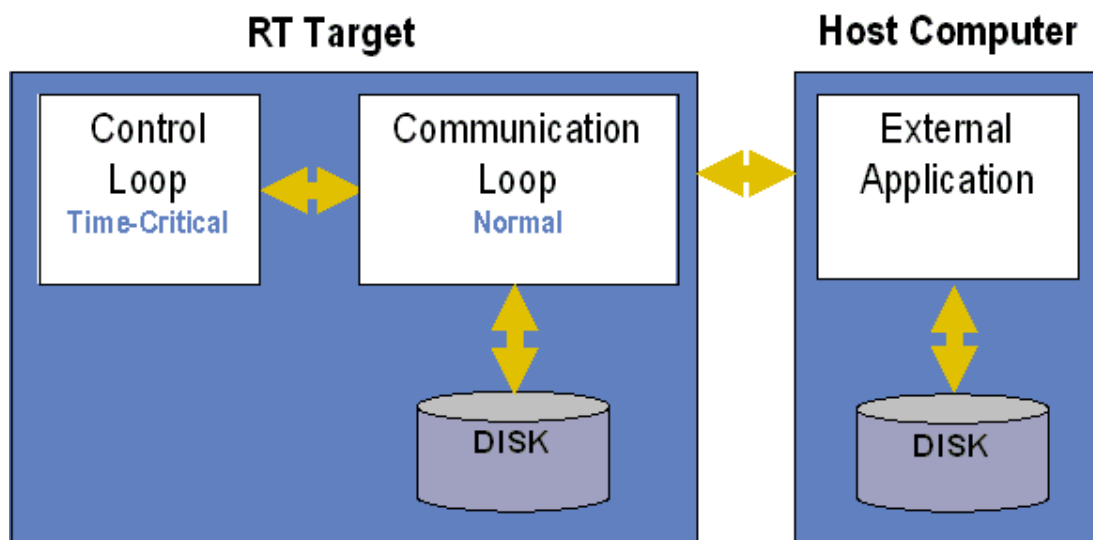
Obr. 24 Real-Time PC – FPGA – senzory

Na Obr. 24 [6] je zřejmé schéma toku signálů a informací v Real-Time PC z procesoru přes sběrnici do karty s FPGA ven k senzorům a akčním členům.

1.8 Host PC

Použití Real-Time PC je z důvodu jednak operačního systému reálného času a Real-Time časové smyčky a výše popsaných výhod použití. Kdežto na druhém počítači s názvem Host PC běží uživatelské rozhraní pro konfiguraci parametrů měření a řízení, běží na něm průběžné ukládání měřených dat do paměti a jejich průběžné zobrazování (úspora paměti Real-Time PC). A jednorázové uložení naměřených dat do souboru.

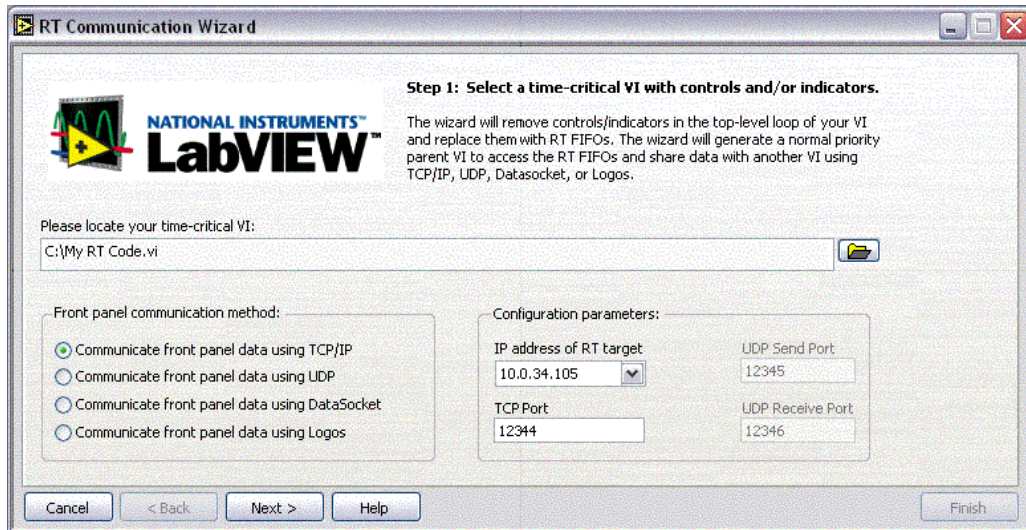
Toto rozdělení na dva PC propojené Ethernet kabelem nepřetěžuje Real-Time PC a umožňuje tak zaznamenávat velmi dlouhá, někdy i nepřetržitá měření.



Obr. 25 Komunikace mezi Host PC a Real-Time PC

Na Real-Time PC běží paralelně dvě smyčky, Control Loop a Communication Loop. Control Loop je nejdůležitější smyčka, proto také Time-Critical. Tato smyčka obsahuje řídicí kód a je nastavena na nejvyšší prioritě. Communication Loop obsahuje kód prostřednictvím něž dochází k přenosu informací mezi Real-Time PC a Host PC [6]. Priorita je nastavena tak aby přenos časově neomezil běžící řídicí smyčku.

Host PC a Real-time PC spolu komunikují pomocí různých komunikačních protokolů, které se dají také nastavit pomocí průvodce nastavení komunikace RT Communication Wizard (Obr. 26).



Obr. 26 RT Communication Wizard

1.9 Vzorek – asfaltová zálivka

Asfaltové zálivky se používají v dopravních stavbách a aplikují se do dilatačních spár silničních a mostních konstrukcí. Jejich vlastnosti by měly být takové, aby se při rozšiřování a zmenšování spáry nenarušily a nezačaly se v trhlinách usazovat jiné látky a nečistoty, hlavně voda. Testovaný vzorek je aplikován mezi dva betonové kvádry (Obr. 27).



Obr. 27 Vzorek asfaltové zálivky

2 PROSTŘEDÍ LABVIEW

Tato kapitola je o stručném popisu a seznámení s grafickým programovacím prostředím LabVIEW, které bylo použito pro sběr dat a řízení krokového motoru v této práci.

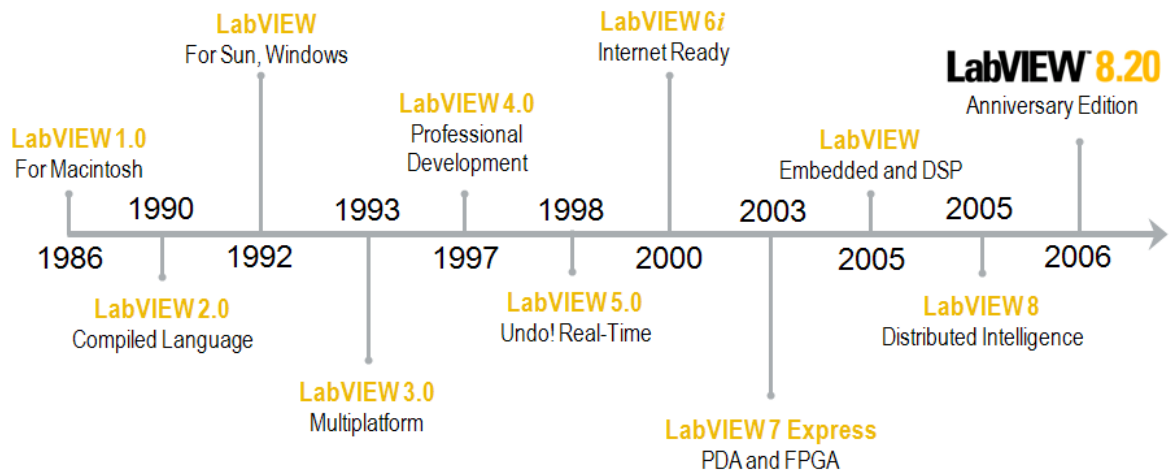
2.1 Pojem Labview

LabVIEW (z angl. Laboratory Virtual Instruments Engineering Workbench) je grafický programovací jazyk od společnosti National Instruments, je na světě od roku 1986, kdy byla uvedena první verze LabVIEW 1.0 pro počítače Macintosh (Obr. 28) na kterém bylo uvedeno první uživatelské grafické rozhraní (GUI) [6].



Obr. 28 LabVIEW 1.0 a počítač
Macintosh

Po dvaceti letech se vývoj dostal k verzi LabVIEW 8.2 (Obr. 29), ve které je aplikace naprogramována. V současné době se vývojáři firmy NI zaměřují především na vývoj LabVIEW při využití vícejádrových procesorů (LabVIEW 2009).



Obr. 29 Časová osa vývoje LabVIEW

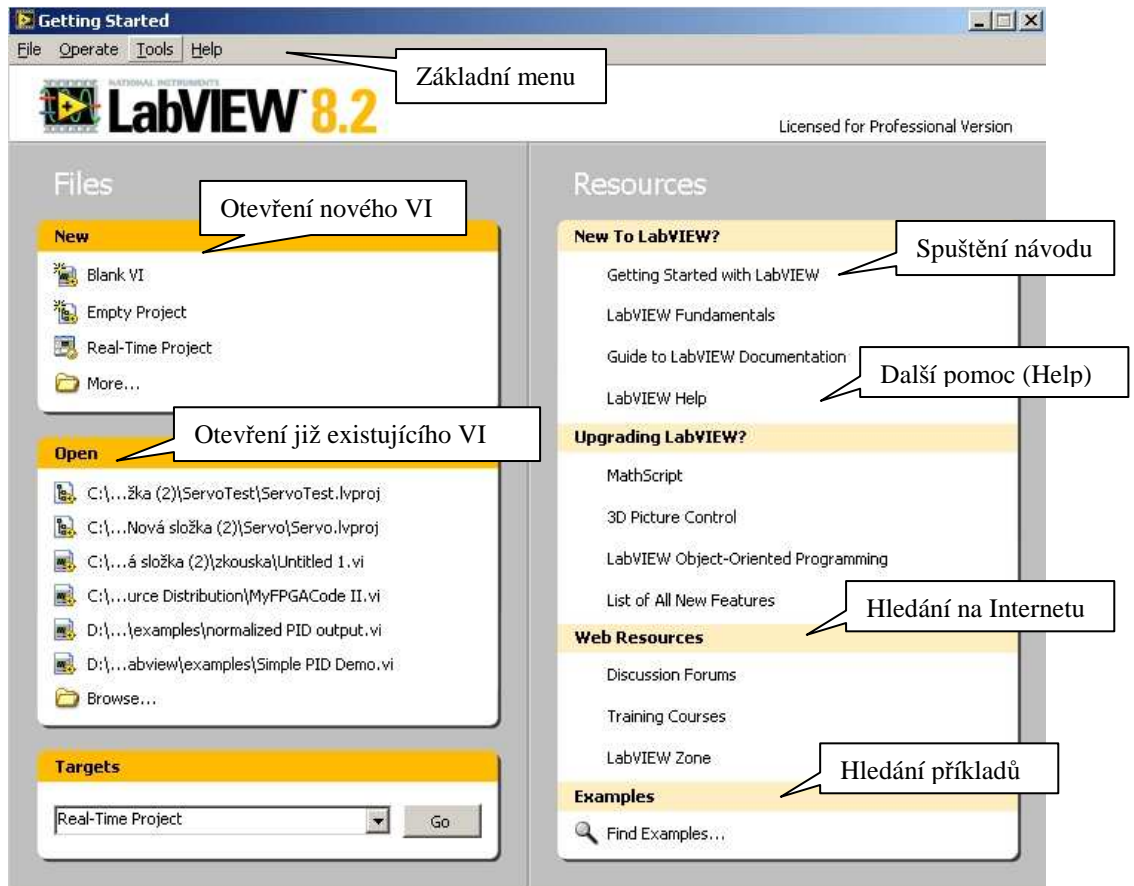
LabVIEW je vlastně v překladu laboratorní pracoviště virtuálních přístrojů, je vhodné pro měření a analýzu signálů, řízení a vizualizaci technologických procesů. Dalo by se říct, že prostředí LabVIEW nemá omezení své použitelnosti [1].

Hlavním důvodem vytvoření virtuální instrumentace bylo a je nahradit, mnohdy rozměrově velké a finančně nákladné technické prostředky pro měření a řízení, virtuálními zařízeními. Toto řešení umožňuje rychlé navrhování nových aplikací a hlavně možnosti provádění změn v nastavení a vizualizaci. Tyto možnosti rychlé změny jsou u technických prostředků za pomoci reálných součástek často nemožné z finančního hlediska.

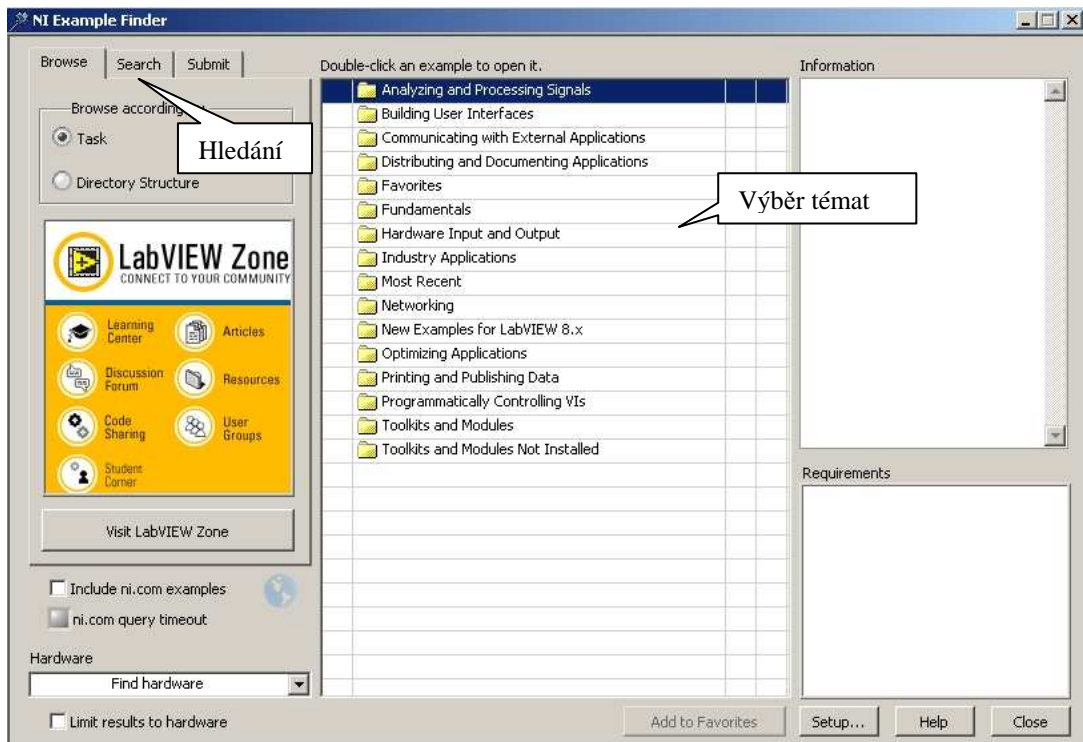
V LabVIEW se pojem virtuální instrumentace objevuje také jako koncovka souborů (programů) *.vi (VI aplikace).

2.2 Po spuštění LabVIEW

Vždy po spuštění LabVIEW se zobrazí úvodní obrazovka Getting Started (Obr. 30) s ikonami pro práci se soubory a pro hledání dalších informací pro vytváření VI. Po kliknutí na Blank VI se objeví už tzv. čelní panel a blokový diagram. Po kliknutí na hledání příkladů se otevře okno NI Example finder, kde může programátor nalézt mnoho potřebných informací a podobných řešení problémů, kterými se zabývá. Tomuto informačnímu kanálu je v LabVIEW věnována velmi významná pozornost. Dá se to poznat i intuitivním rozříděním témat a velkému množství příkladů.



Obr 30 Úvodní obrazovka Getting Started



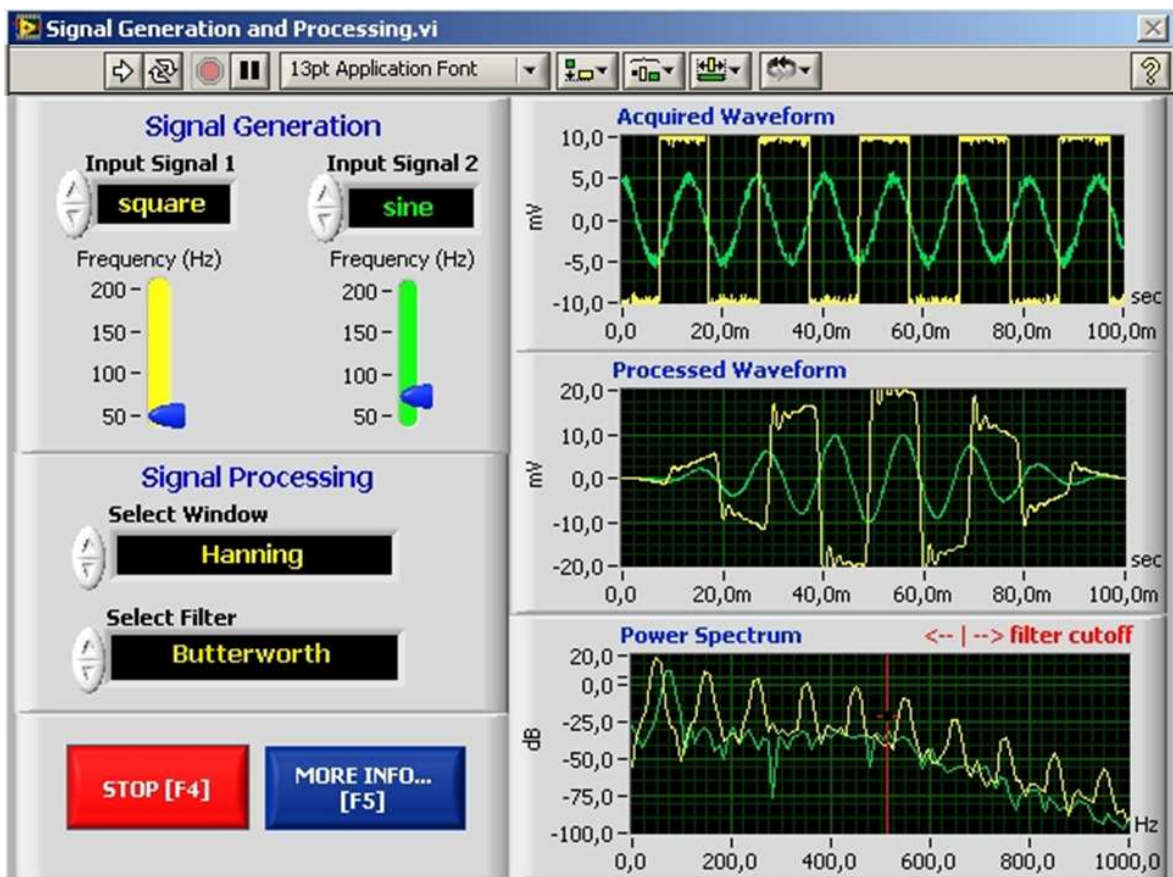
Obr 31 Obrazovka hledání příkladů NI Example Finder

2.3 Uživatelské prostředí

V programu LabVIEW se po otevření nového nebo už existujícího VI otevřou vždy dvě sdružené okna. Čelní panel (Front Panel) a blokový diagram (Block Diagram). Čelní panel má většinou podobu panelu měřicího přístroje a blokový diagram určuje posloupnost signálu procházejícího bloky uvnitř přístroje.

2.4 Čelní panel (Front Panel)

Je tvořen ovládacími grafickými prvky, které jsou určeny hlavně k řízení VI (Obr. 32). Stejně jako na fyzickém měřicím přístroji, jsou na čelním panelu virtuálního přístroje ovládací prvky, které představují vstupní zařízení. Jsou to různá tlačítka, přepínače a hodnoty nastavující knoflíky. Výstupy představují různé podoby zobrazovačů, kontrolky a různé podoby grafů.



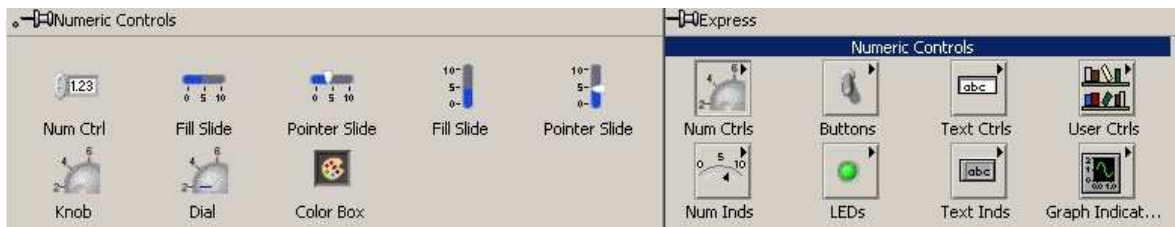
Obr. 32 Čelní panel

Nástrojová lišta je hlavním panelem pro ovládání a indikaci stavu čelního panelu (Obr. 33)



Obr 33 Nástrojová lišta čelního panelu

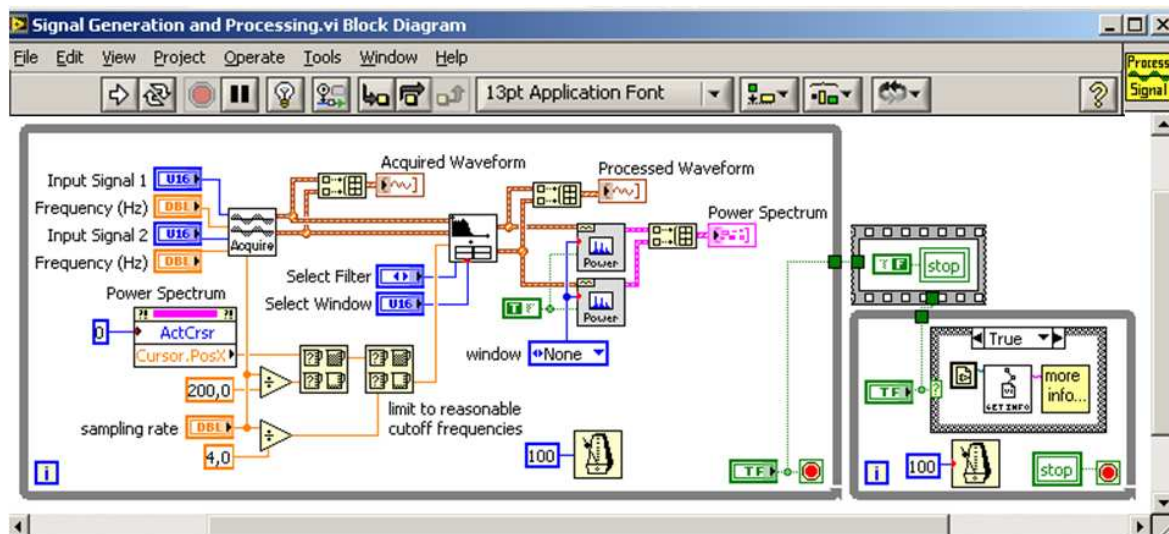
V okně čelního panelu se tedy vytváří vzhled virtuálního přístroje, všechny vstupní a výstupní prvky je možné získat nabídky palety Controls, kterou vyvoláme pravým kliknutím myši. Na Obr. 34 je rozbalená paleta Controls s podpaletou Numeric Controls.



Obr. 34 Otevřená knihovna Controls

2.5 Blokový diagram (Block Diagram)

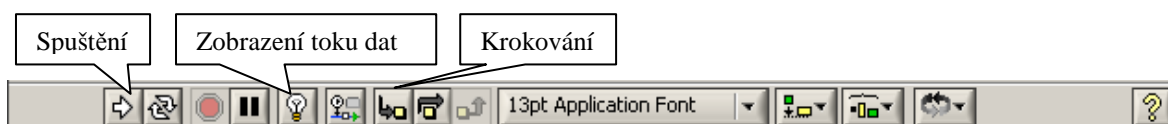
Na obrazovce blokového diagramu (Obr. 35) programátor vytváří vlastní algoritmus pomocí propojení předem nadefinovaných prvků z čelního panelu.



Obr. 35 Blokový diagram

Blokový diagram se vytváří z prvků palety Functions, kde se nacházejí struktury (smyčky), numerické funkce, práce se soubory, pole, logické funkce, funkce času a další.

Nástrojová lišta v blokovém diagramu je podobná liště čelního panelu, liší se ve funkcích pro spuštění programu a jeho testování (odladování) po krocích (Obr. 36).



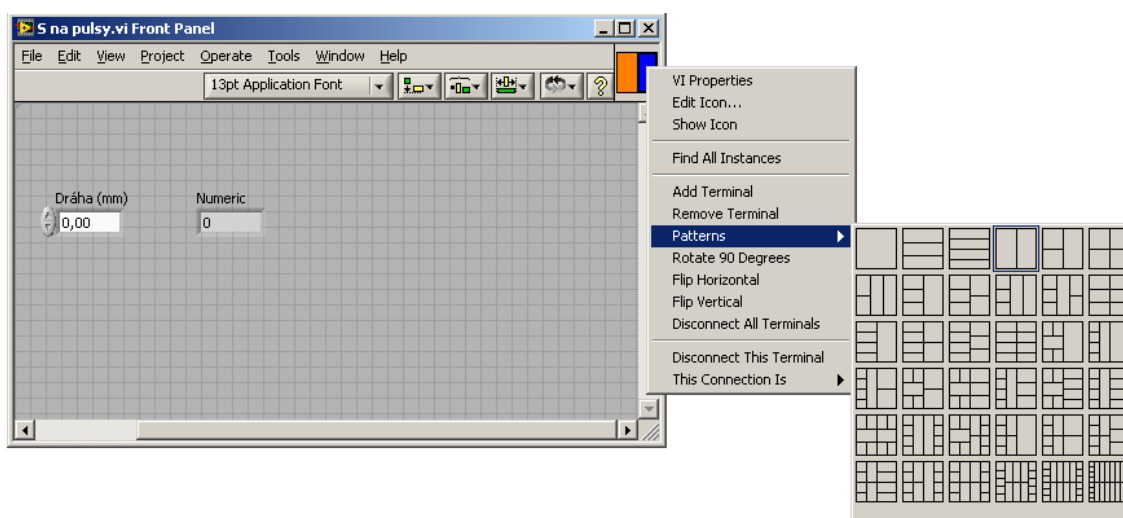
Obr 36 Nástrojová lišta blokového diagramu

Prvky blokového diagramu jsou řídicí terminály, spoje, uzly a zobrazovací terminály. Tyto prvky pospojované spoji tvoří přímo spustitelný kód, který je překládán během tvorby diagramu a po spuštění nám dává okamžitou zpětnou vazbu při vzniku chyby.

Uzel je prvek pro vykonání určité operace programu. Bývá to funkce, podprogram nebo příkaz. Např. uzel typu funkce umožní sčítání, násobení, porovnávání, práci se soubory a další. Uzel typu struktura se používají jako smyčky typu For, While a další. Terminály jsou vstupní a výstupní brány, přes které prochází data. Jsou to indikátory, grafy, přepínače,

konstanty, ovládací prvky a další. Spoje jsou vlastně cesty, kterými prochází data a jsou současně propojovacími kanály mezi vstupními terminály, uzly a výstupními terminály. Každý spoj má svoji barvu, která odpovídá datovému typu proměnným (modrá - celočíselný, oranžová - číselný s pohyblivou čárkou, zelená - binární, fialová - znakový).

V pravém horním rohu blokového diagramu a čelního panelu se nachází ikona, která je současně konektorem. V nastavení konektoru se čtvereček rozdělí na takový počet vstupních a výstupních terminálů, kolik jich je v blokovém diagramu (Obr. 37) a se kterými chceme dále pracovat. Pracovat se dál dá s tímto VI po pospojování terminálů s konektorem jako se sub VI, což znamená, že se sub VI použije do dalšího VI jako podprogram (funkce).



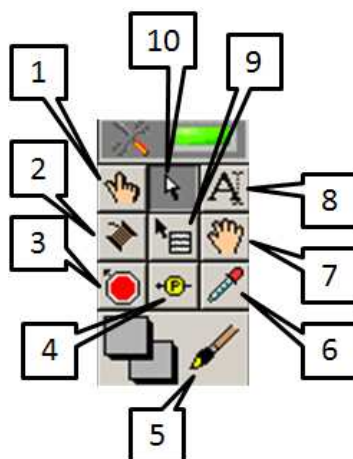
Obr. 37 Rozdělení konektoru na počet terminálů

2.6 Palety nástrojů

Při navrhování VI potřebujeme, jak už je výše napsáno, různé funkce a terminály, které stručně popíšu v této kapitole. Základní jsou paleta nástrojů, paleta ovládacích a zobrazovacích prvků pro čelní panel a paleta funkcí pro blokový diagram.

2.6.1 Paleta nástrojů (Tools)

Na ploše čelního panelu vyvoláme paletu nástrojů (Obr. 38) pomocí <shift> + pravé tlačítko myši. Paleta nástrojů slouží k usnadnění režimu práce s myší a jednoduššímu přístupu do menu.

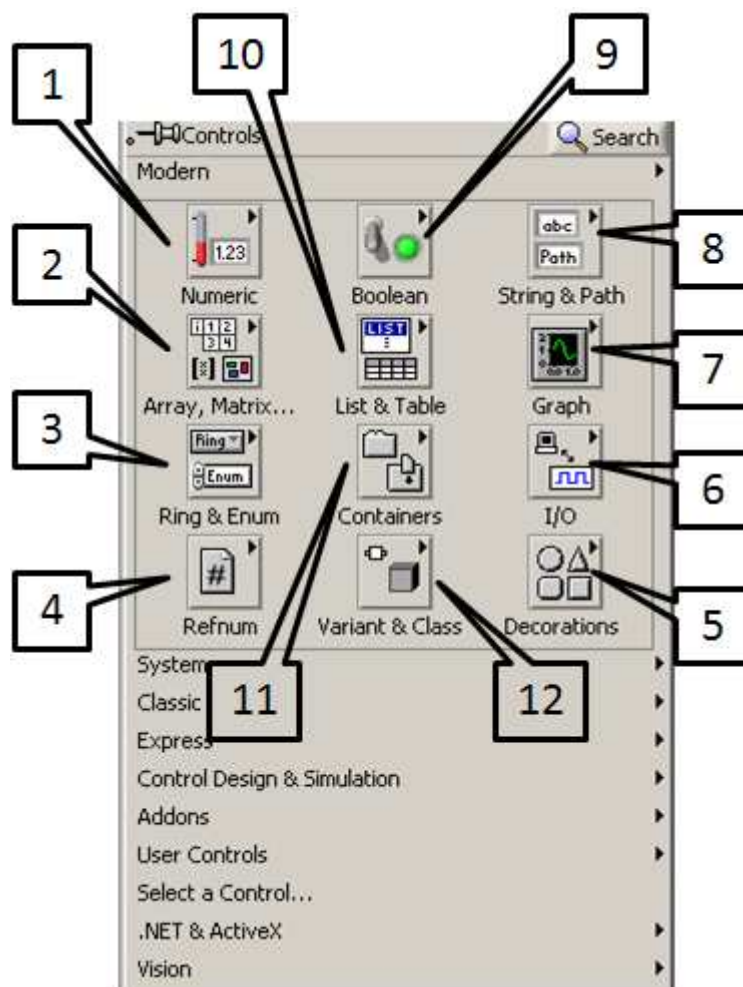


Obr. 38 Paleta nástrojů

Popis k obrázku Obr. 38 je následovný: 1 – operační nástroj pro změnu hodnot a textů, 2 – propojovací nástroj (spoje), 3 – vkládání přerušení, 4 – vložení sondy na datový vodič, 5 – barvy prvků, 6 – kopírování barvy, 7 – posouvání okna, 8 – textové popisování, 9 – nastavení rychlého menu, 10 – výběr, poloha, velikost.

2.6.2 Paleta ovládacích a zobrazovacích prvků (Controls)

Paleta Controls je spojena pouze s čelním panelem, takže v blokovém diagramu ji nevyvoláme. Vyvoláme ji pravým kliknutím myši na plochu čelního panelu. Na paletě Controls je mnoho dalších podpalet, které slouží k vytvoření grafické podoby čelního panelu. Obsahuje samozřejmě spoustu tlačítek, knoflíků, přepínačů, prvků pro zadávání vstupních hodnot, měřiče a v neposlední řadě také zobrazovače výstupních hodnot datového toku.

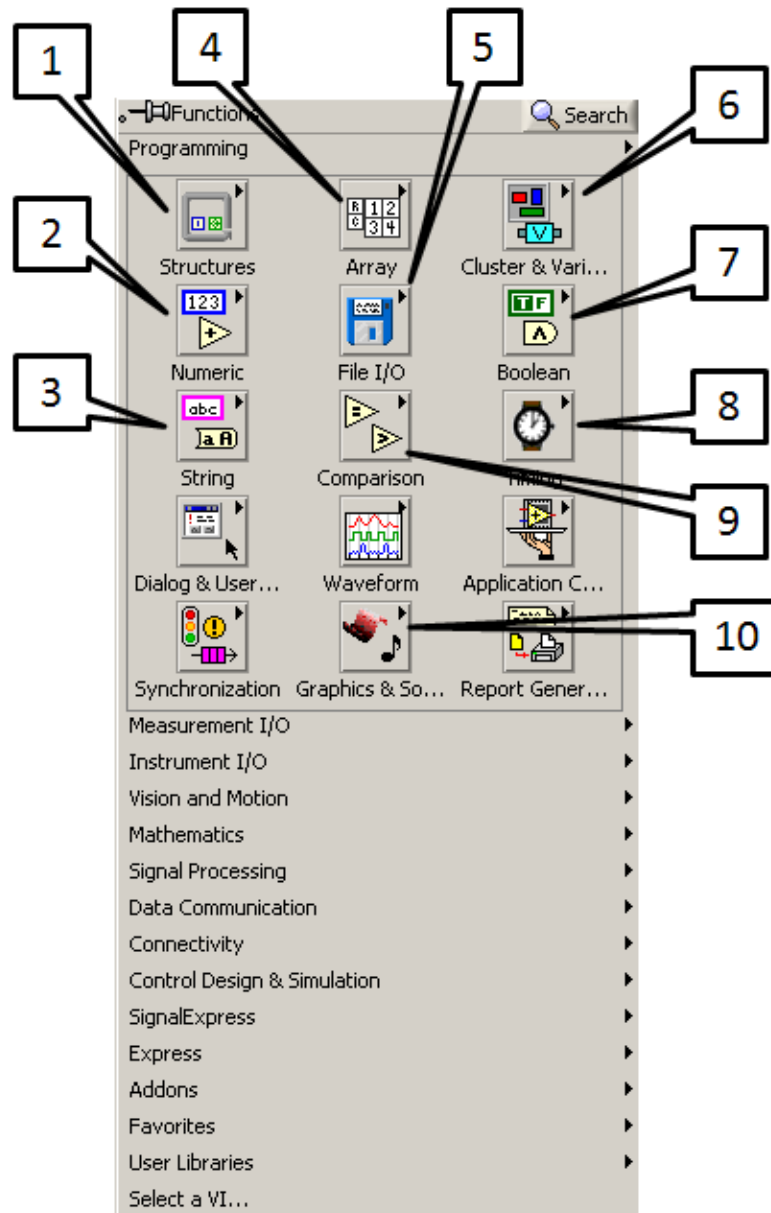


Obr. 39 Paleta Controls

Paleta controls obsahuje tyto podpalety (Obr. 39): 1 – ovladače a zobrazovače, 2 – pole, matice a klastry, 3 – rolovací ovládací prvky, 4 – prvky pro práci s odkazy, 5 – prvky různých geometrických tvarů, 6 - pro ovládání zařízení, 7 – grafické zobrazovače, 8 – řetězce a cesty k souborům, 9 – tlačítka a LED zobrazovače, 10 – seznamy a tabulky, 11 – datové kontejnery.

2.6.3 Paleta Functions

Práce s paletou Functions je obdobná jako v předchozím případě. Paletu je možné vyvolat kliknutím pravého tlačítka myši pouze z blokového diagramu.



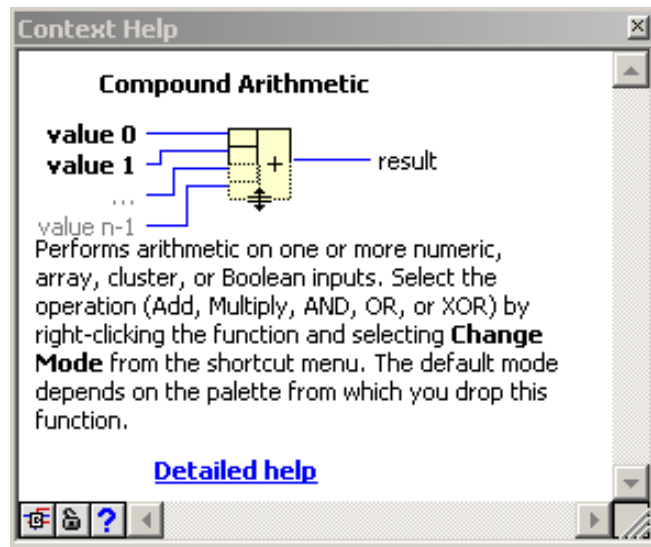
Obr. 40 Paleta Functions

Pomocí této palety je možno vytvořit tzv. zdrojový kód grafického programování. Paleta Functions obsahuje tyto nejdůležitější podpalety (Obr. 40): 1 – smyčky, 2 – numerické funkce, 3 – řetězce, 4 – pole, 5 – práce se soubory, 6 – klastry, 7 – logické funkce, 8 – funkce času, 9 – funkce porovnávání, 10 – grafické a zvukové funkce.

2.7 Context Help

Nesmím zapomenout na velmi vděčného pomocníka a tím je Context HELP (Obr. 41). Jedná se o okno, které v blokovém diagramu vyvoláme kliknutím myši na symbol žlutého otazníku vpravo nahoře (Obr. 35). Context Help nám po najetí myši na jakýkoli prvek

v blokovém diagramu zobrazí pomoc při jeho nastavení a popis funkce. V LabVIEW je tato možnost velmi dobře zpracovaná a proto se také hodně využívá.



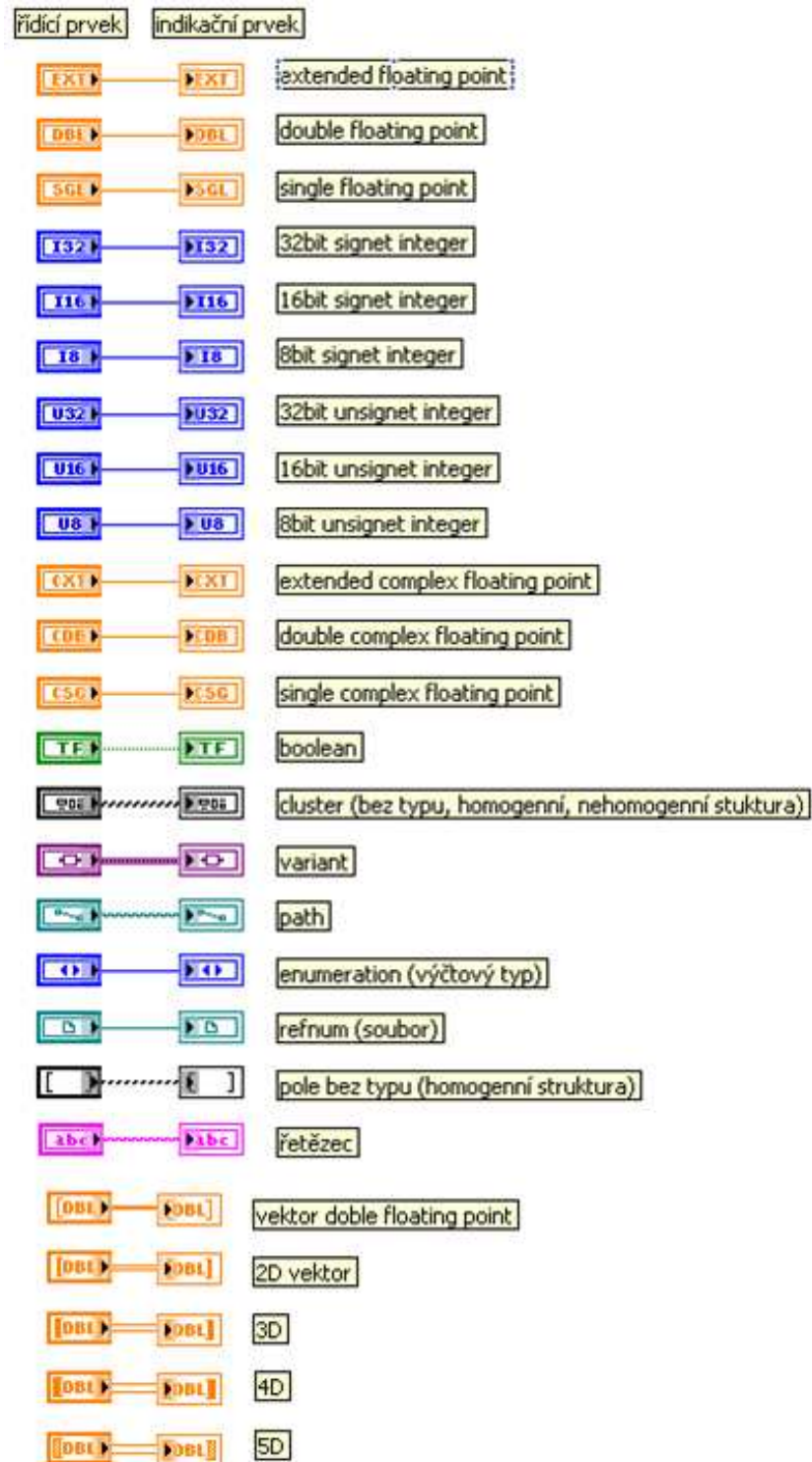
Obr. 41 Context Help

2.8 Datové typy

Na blokovém diagramu jsou prvky jako funkce a terminály propojené spoji, tyto spoje jsou různých datových typů, stejných jako jsou vstupy a výstupy z funkcí a terminálů. Takže je zřejmé, že nelze spojovat terminály dvou různých datových typů jedním datovým spojem (Obr. 42). Na obrázku (Obr. 43) jsou uvedeny všechny datové typy, které LabVIEW 8.2 umožňuje používat.



Obr. 42 Nemožný spoj



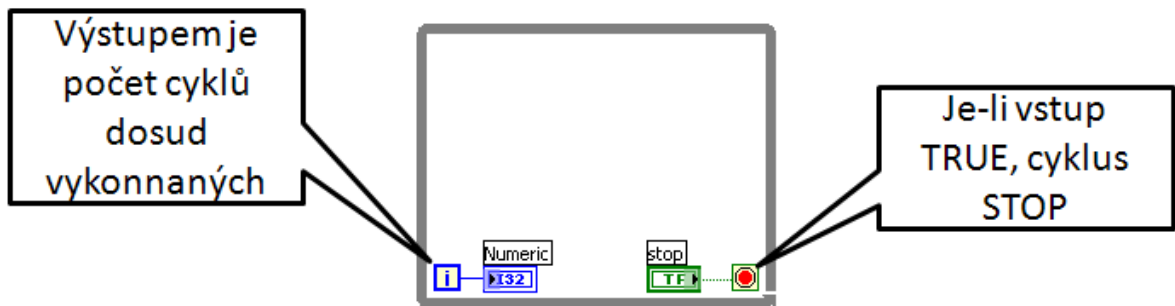
Obr. 43 Datové typy

2.9 Programové struktury

Jsou to struktury pro řízení průběhu části programu, používají se velmi často a jsou podobné cyklům v textových programovacích jazycích. Do blokového diagramu se vkládají z vyvolané palety Functions (Obr. 40), podpalety Structures.

2.9.1 Cyklus While

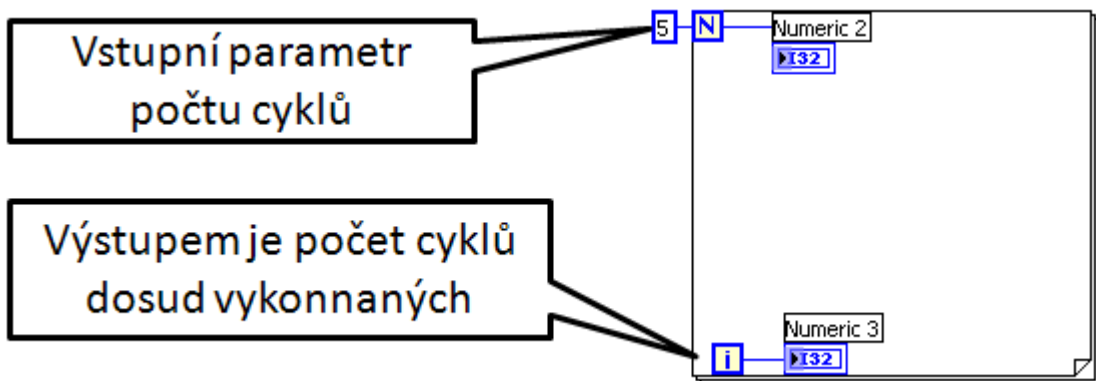
Používá se k opakování funkcí uvnitř cyklu po dobu platnosti.



Obr. 44 Cyklus While

2.9.2 Cyklus For

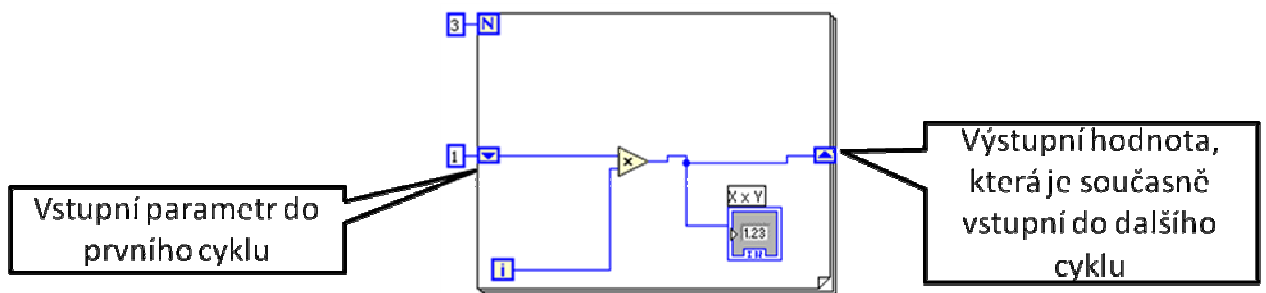
Také se používá k opakování funkcí uvnitř umístěných. Počet opakování je jasně daný nebo proměnný podle vstupního parametru.



Obr. 45 Cyklus For

2.9.3 Posuvný registr

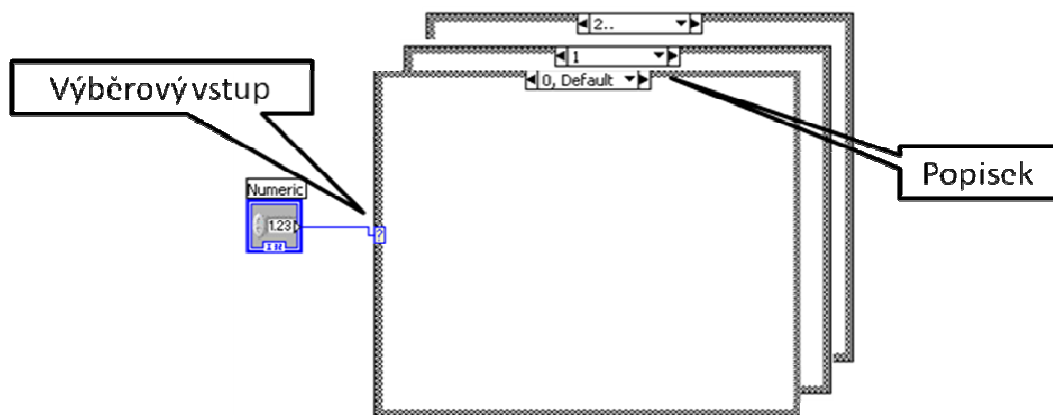
Aplikuje se na cyklus For (Obr. 46) nebo na cyklus While. Pravým kliknutím myši na boky obrysu cyklu For nebo While vybereme Add Shift Register. Po stranách se přidají dvě šipky (vstupní hodnota a výstupní hodnota). Cyklus For nyní pracuje stejně jako bez posuvného registru, pouze si navíc přenáší výstupní hodnotu do dalšího cyklu jako vstupní hodnotu.



Obr. 46 Cyklus For s posuvným registrem

2.9.4 Větvení Case

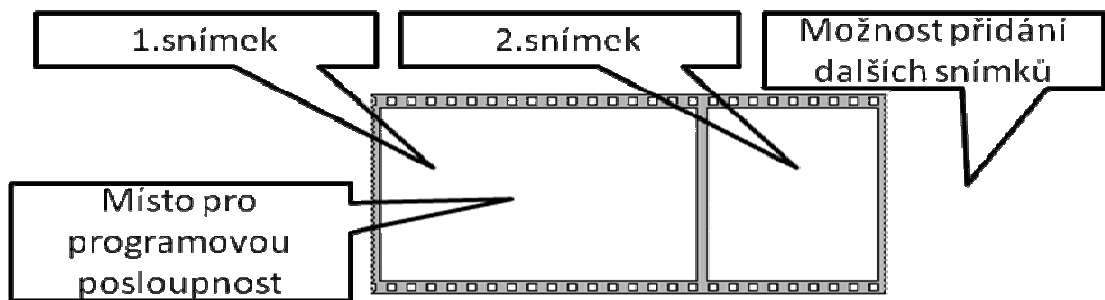
Používá se při možnosti více řešení při různých vstupních podmínkách. Na vstup je přiveden tzv. přepínač, podle kterého se provede to okno, které má v popisku shodnou hodnotu.



Obr. 47 Struktura Case

2.9.5 Sequence

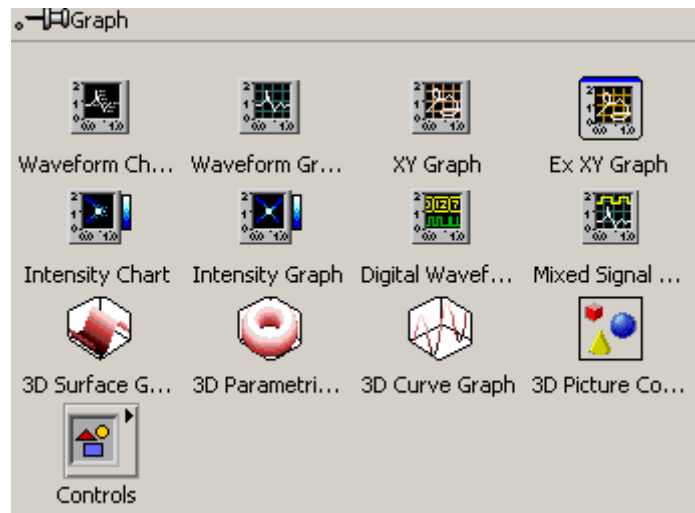
Umožňuje postupné spouštění sekvencí programu rám po rámu postupně zleva doprava, podobně jako snímky filmu.



Obr. 48 Sequence

2.10 Grafické zobrazovače

Základní jsou tři typy: Waveform Chart, Waveform Graph a XY Graph. Všechny nalezneme na paletě Graph (Obr. 49).

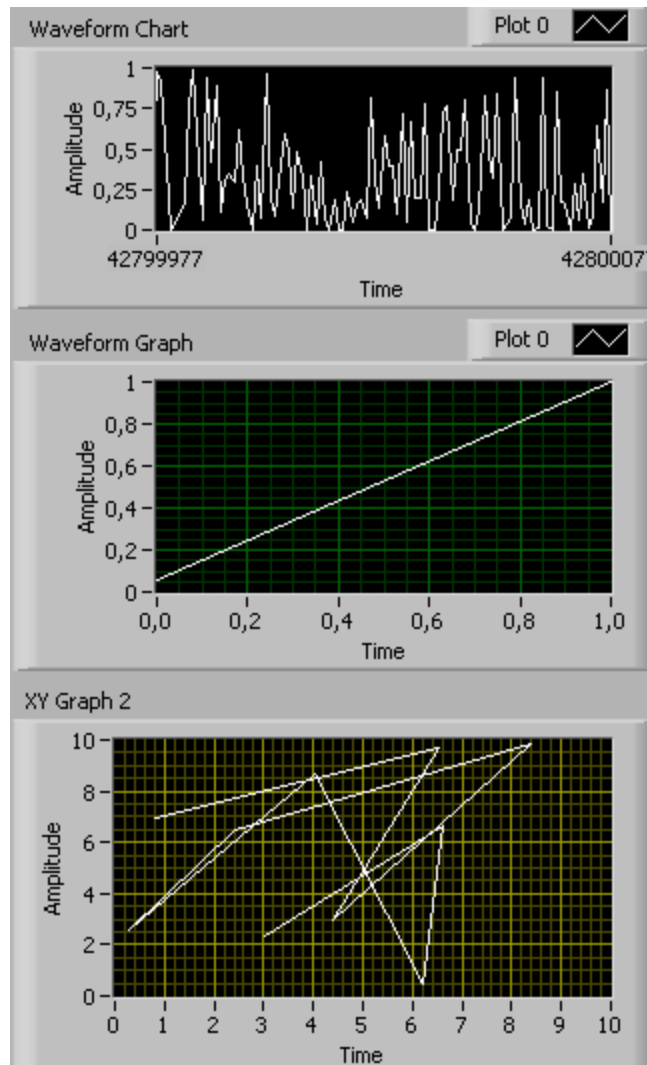


Obr. 49 Paleta Graph

Zobrazovač WaveformChart je průběžným zapisovačem se třemi druhy zobrazování hodnot dat. Waveform Graph je uzpůsoben pro zobrazování datových polí. Např. pro

zobrazení vzorkování z DAQ zařízení. A XY Graph je schopný zobrazovat dvě veličiny ve vzájemné závislosti nebo je určen pro data přístupná v nepravidelných intervalech.

Z těchto zobrazovačů lze grafické průběhy exportovat a ukládat do různých formátů (.bmp, .eps, .emf).



Obr. 50 Typy zobrazovačů

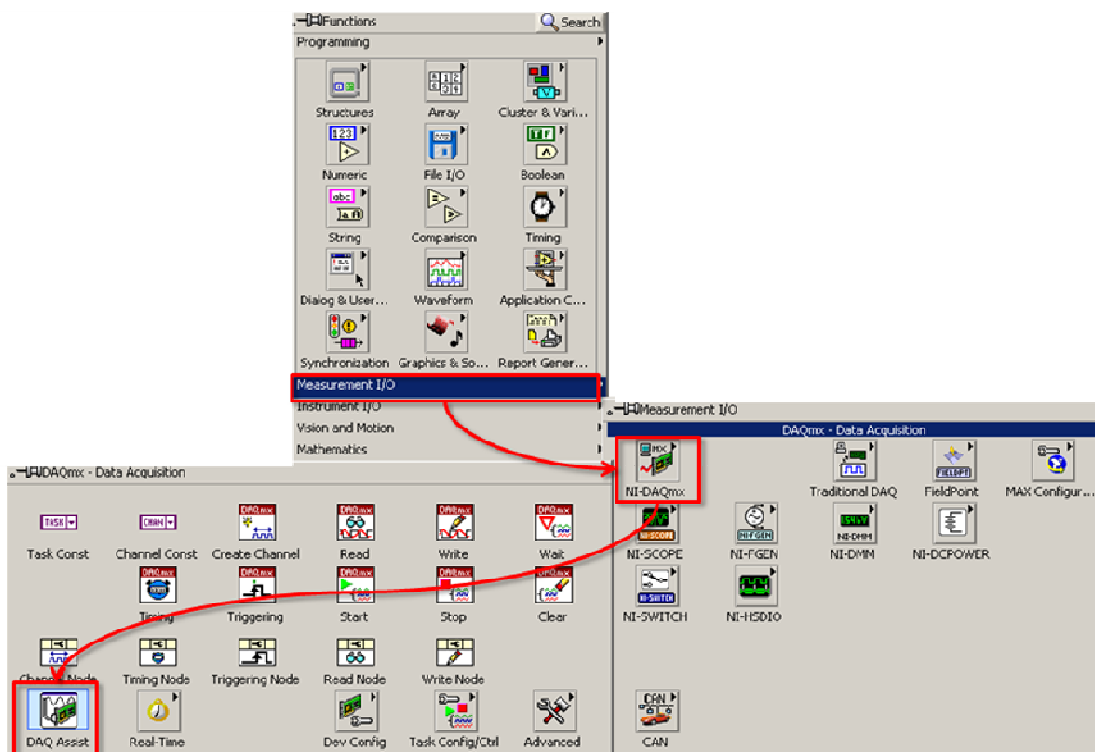
2.11 Tok dat v programu

Datový tok je v LabVIEW přesun dat pomocí spojů od vstupních terminálů přes funkce až k výstupním terminálům. Jakmile je splněna podmínka všech nezbytných vstupů různých prvků programu, okamžitě jsou na výstupu výsledná data. Takto postupuje datový tok až ke konci programu. Není to tedy stejné, jako když se v textových programovacích jazycích postupuje řádek po řádku.

2.12 DAQ

Význam DAQ je získávání dat z venkovního prostředí. Pomocí snímačů fyzikálních veličin se do DAQ zařízení dostává signál, který je dále zpracováván. DAQ zařízení jsou různé zásuvné karty do PC, zásuvné moduly do průmyslových terminálů a další, na bázi několika rozhraní (ISA, PCI, PCMCIA, PXI, ...).

Pro konfiguraci DAQ zařízení se v OS Windows používá průvodce se zkratkou MAX (Measurement & Automation Explorer). Veškeré informace o zařízení, které získá z ovladače zapíše do registrů a poté je již zařízení rozpoznáno v LabVIEW pod určitým jménem. Nyní můžeme nakonfigurovat zařízení podle požadavků úlohy. V LabVIEW vyvoláme obrazovku konfigurace analogových vstupů a výstupů a digitálních vstupů a výstupů DAQ Assist a poté už můžeme vytvořit program pro snímání, zobrazování a řízení.



Obr. 51 DAQ Assist

SEZNAM POUŽITÉ LITERATURY

- [1] Vlach, J., Havlíček, J., Vlach, M.: Začínáme s LabVIEW, BEN – technická literatura, Praha 2008
- [2] Balátě, J.: Automatické řízení, 2. Aktualizované vydání, BEN – technická literatura, Praha 2004
- [3] LabVIEW : FPGA Interface User Guide, National Instruments Corporation, Austin 2004
- [4] LabVIEW : FPGA Module User Manual, National Instruments Corporation, Austin 2004
- [5] LabVIEW : Real-Time Module User Manual, National Instruments Corporation, Austin 2004
- [6] National Instruments [online]. [cit. 2010-05-15]. Dostupný z WWW: <<http://www.ni.com>>
- [7] Úřad pro technickou normalizaci, metrologii a státní zkušebnictví [online]. [cit. 2010-05-10]. Dostupný z WWW: <<http://www.unmz.cz>>
- [8] Firma ATAS elektromotory Náchod a. s. [online]. [cit. 2010-04-25]. Dostupný z WWW: <<http://www.atas.cz>> <trojovsky@atas.cz>
- [9] Firma ENIKA.CZ spol. s r. o. [online]. [cit. 2010-03-04]. Dostupný z WWW: <<http://www.enika.cz>> <r.smidrkal@enika.cz>
- [10] Firma NWK TECHNOLOGY spol. s r. o. [online]. [cit. 2010-05-05]. Dostupný z WWW: <<http://www.nwk-tech.cz>>
- [11] Firma OMEGA ENGINEERING INC. [online]. [cit. 2010-05-10]. Dostupný z WWW: <<http://www.omega.com>>
- [12] Firma HW server spol. s r. o. [online]. [cit. 2010-05-20]. Dostupný z WWW: <<http://www.hw.cz>>

SEZNAM POUŽITÝCH SYMBOLŮ, ZKRATEK A ODBORNÝCH VÝRAZŮ

FPGA	Field programmable gate arrays, programovatelné hradlové pole.
HW	Hardware, technické vybavení.
LabVIEW	Programovací prostředí grafického jazyka.
PC	Personal computer, osobní počítač.
Real Time	Reálný čas.
ÚNMZ	Úřad pro technickou normalizaci, metrologii a státní zkušebnictví.
NI	National Instruments
LED	Light-emiting diode, světlo vyzařující dioda.
DIN	Německá národní norma.
$V_{DC\ nom}$	Nominální hodnota napájecího napětí.
$I_{NP\ min}$	Minimální hodnota nominálního proudu fáze.
$I_{NP\ max}$	Maximální hodnota nominálního proudu fáze.
DIP SWITCH	Sada manuálních elektropřepínačů.
DC	Stejnoseměrný proud.
AM3, AM2, AM1	Šroubové svorkovnice.
DAQ	Data acquisition, získávání dat.
PCI	Typ počítačové sběrnice.
Host	Síťově připojený hostitelský PC.
Ethernet	Síťová technologie.
Loop	Smyčka.
VI	Virtual Instrument, virtuální přístroj.
ISA	Typ počítačové sběrnice.
PXI	Modulární platforma, datová sběrnice.
MAX	Nástroj pro konfiguraci zařízení DAQ.

SEZNAM OBRÁZKŮ

Obr. 1 Zkušební sestava.....	12
Obr. 2 Obecná funkce krokového motoru s aktivním rotorem.....	13
Obr. 3 Technický náčrt motoru Z42VV141	14
Obr. 4 Zapojení krokového motoru se šroubovicí	15
Obr. 5 Charakteristika statického momentu.....	15
Obr. 6 Provozní charakteristika	16
Obr. 7 Rozměry a rozmístění součástek (svorkovnice, LED diody, přepínače a propojky) na desce plošných spojů.....	17
Obr. 8 Schéma připojení ovladače	21
Obr. 9 Regulovatelný zdroj MDR-60	22
Obr. 10 Ovladač krokového motoru v zapojení s regulovatelným zdrojem.....	23
Obr. 11 Typické fóliové nalepovací tenzometry.....	23
Obr. 12 Snímač síly připevněný mezi krokovým motorem a měřeným vzorkem	24
Obr. 13 Zapojení tenzometru a krokového motoru do redukce	25
Obr. 14 Propojovací redukce SCB-68	25
Obr. 15 Schéma použití konektoru 68-PIN I/O	26
Obr. 16 Číslování pinů konektoru SCB-68.....	26
Obr. 17 Kabel SHC68-68 RMIO	27
Obr. 18 Konektor pro zapojení do propojovací redukce SCB-68.....	27
Obr. 19 Konektor pro zapojení do FPGA karty PCI-7831R.....	27
Obr. 20 FPGA karta NI PCI-7831R.....	28
Obr. 21 Struktura FPGA	29
Obr. 22 Čip FPGA	30
Obr. 23 Rozdíl mezi Hard a Soft Real-Time aplikacemi.....	33
Obr. 24 Real-Time PC – FPGA – senzory.....	33
Obr. 25 Komunikace mezi Host PC a Real-Time PC.....	34
Obr. 26 RT Communication Wizard.....	35
Obr. 27 Vzorek asfaltové zálivky	35
Obr. 28 LabVIEW 1.0 a počítač Macintosh	36
Obr. 29 Časová osa vývoje LabVIEW	37
Obr. 30 Úvodní obrazovka Getting Started	38

Obr 31	Obrazovka hledání příkladů NI Example Finder	38
Obr. 32	Čelní panel	39
Obr. 34	Otevřená knihovna Controls	40
Obr 33	Nástrojová lišta čelního panelu.....	40
Obr. 35	Blokový diagram.....	41
Obr 36	Nástrojová lišta blokového diagramu	41
Obr. 37	Rozdělení konektoru na počet terminálů	42
Obr. 38	Paleta nástrojů.....	43
Obr. 39	Paleta Controls.....	44
Obr. 40	Paleta Functions.....	45
Obr. 41	Context Help.....	46
Obr. 42	Nemožný spoj	46
Obr. 43	Datové typy	47
Obr. 44	Cyklus While	48
Obr. 45	Cyklus For	48
Obr. 46	Cyklus For s posuvným registrem	49
Obr. 47	Struktura Case.....	49
Obr. 48	Sequence	50
Obr. 49	Paleta Graph.....	50
Obr. 50	Typy zobrazovačů.....	51
Obr. 51	DAQ Assist.....	52

SEZNAM TABULEK

Tab. 1 Technické údaje	14
Tab. 2 Základní vlastnosti.....	16
Tab. 3 Zapojení vstupních a výstupních logických signálů, svorkovnice AM3	18
Tab. 4 Zapojení výkonných vstupů a výstupů.....	19
Tab. 5 Možnosti nastavení přepínačů a propojek	20
Tab. 6 LED indikace stavu.....	21